

日 本 国 特 許 庁
JAPAN PATENT OFFICE

23.07.2004

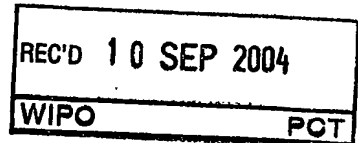
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 7月24日

出 願 番 号
Application Number: 特願2003-278698
[ST. 10/C]: [JP2003-278698]

出 願 人
Applicant(s): 松下電器産業株式会社

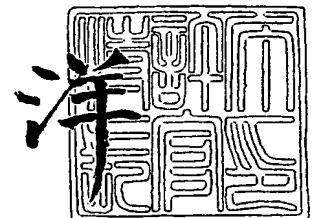


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 8月26日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 2022550194
【提出日】 平成15年 7月24日
【あて先】 特許庁長官 殿
【国際特許分類】 H04N 7/26
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 能登屋 陽司
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 角野 眞也
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100094145
 【弁理士】
 【氏名又は名称】 小野 由己男
 【連絡先】 0 6 - 6 3 1 6 - 5 5 3 3
【選任した代理人】
 【識別番号】 100106367
 【弁理士】
 【氏名又は名称】 稻積 朋子
【選任した代理人】
 【識別番号】 100121120
 【弁理士】
 【氏名又は名称】 渡辺 尚
【手数料の表示】
 【予納台帳番号】 020905
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

画像ブロックの符号化モードを複数候補の中から 1 つに決定する符号化モード決定装置であって、

各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するフルペル予測部と、

前記フルペル予測部によって導出された符号化コストに基づいて、前記複数の符号化モードから一部の符号化モードを選択する符号化モード選択部と、

前記一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するサブペル予測部と、

前記サブペル予測部によって導出された符号化コストに基づいて、前記画像ブロックの符号化モードを決定する符号化モード決定部と、
を備える符号化モード決定装置。

【請求項 2】

前記フルペル予測部は、各符号化モードの符号化コストを導出する際に、各符号化モードによって得られる小ブロックごとに複数のピクチャ参照方向の整数画素精度の動き推定を行って符号化コストを算出し、次に各小ブロックごとに符号化コストが低いピクチャ参照方向を選択し、次に選択したピクチャ参照方向に関する全ての小ブロックの符号化コストを各分割方法候補ごとに合計して、各分割方法候補ごとの符号化モードの符号化コストを導出する、請求項 1 に記載の符号化モード決定装置。

【請求項 3】

前記フルペル予測部は、各符号化モードの符号化コストを導出する際に、各符号化モードによって得られる小ブロックごとに複数のピクチャ参照方向の整数画素精度の動き推定を行って符号化コストを算出し、次に小ブロックの各ピクチャ参照方向ごとの符号化コストを画像ブロック単位に換算して、各分割候補の各ピクチャ参照方向ごとの符号化モードの符号化コストを導出する、
請求項 1 に記載の符号化モード決定装置。

【請求項 4】

前記フルペル予測部の前記複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測のみを含む、
請求項 2 又は 3 に記載の符号化モード決定装置。

【請求項 5】

前記フルペル予測部の前記複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測と、時間的に双方向のピクチャを参照する双方向予測とを含む、
請求項 2 又は 3 に記載の符号化モード決定装置。

【請求項 6】

前記フルペル予測部の前記複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測とを含む、

前記フルペル予測部は、前記前方向予測と前記後方向予測とに基づいて、時間的に双方向のピクチャを参照する双方向予測を行った場合の符号化コストを導出する、
請求項 2 又は 3 に記載の符号化モード決定装置。

【請求項 7】

前記サブペル予測部は、前記フルペル予測部における整数画素精度の動き推定に基づいて、前記非整数画素精度の動き推定の際のピクチャ参照方向を決定する、
請求項 1 ～ 6 のいずれかに記載の符号化モード決定装置。

【請求項 8】

前記サブペル予測部は、前記フルペル予測部における前記小ブロックに対する整数画素精度の動き推定の結果、前方向予測と後方向予測の符号化コストが概ね同じ場合は両方を選択し、異なる場合は符号化コストが小さい方のみを選択する、請求項 7 に記載の符号化モード決定装置。

【請求項 9】

前記サブペル予測部は、前記フルペル予測部における前記小ブロックに対する整数画素精度の動き推定に基づいて、前記一部の符号化モードからさらに少なくとも一部の符号化モードを選択する、

請求項 1 ～ 8 のいずれかに記載の符号化モード決定装置。

【請求項 10】

前記サブペル予測部は、各符号化モードを符号化コストが低い順に選択していき、選択した符号化モードの符号化コストの和が処理余裕量を超える直前に選択を打ち切る、請求項 9 に記載の符号化モード決定装置。

【請求項 11】

請求項 1 ～ 10 のいずれかに記載の符号化モード決定装置と、

前記符号化モード決定装置が決定する画像ブロックの符号化モードに基づいて、前記画像ブロックの符号化を行う符号化装置と、
を備える画像符号化装置。

【請求項 12】

2 つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定装置であって、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出するインター予測部と、

前記インター予測部による符号化コストに基づいて、前記画像ブロックペアの符号化ピクチャ構造を決定する符号化ピクチャ構造決定部と、

決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出するイントラ予測部と、

前記インター予測による符号化コストと前記イントラ予測による符号化コストを比較して、決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する符号化予測方式決定部と、
を備える符号化モード決定装置。

【請求項 13】

前記インター予測部は、前記フレーム構造ブロックペアのトップマクロブロック及びボトムマクロブロックの符号化コストを合計して前記フレーム構造ブロックペアの符号化コストを導出し、前記フィールド構造ブロックペアのトップマクロブロック及びボトムマクロブロックの符号化コストを合計して前記フィールド構造ブロックペアの符号化コストを導出する、請求項 12 に記載の符号化モード決定装置。

【請求項 14】

前記イントラ予測部は、決定された前記符号化ピクチャ構造を有するブロックペアについて、トップマクロブロックとボトムマクロブロックのそれぞれについてイントラ予測を行って符号化コストを導出し、

前記符号化予測方式決定部は、決定された前記符号化ピクチャ構造を有するブロックペアの各ブロックについて、前記インター予測部で導出された符号化コストと前記イントラ予測部で導出された符号化コストとを比較し、各ブロックごとに符号化予測方式を決定する、請求項 13 に記載の符号化モード決定装置。

【請求項 15】

請求項 12 ～ 14 のいずれかに記載の符号化モード決定装置と、

前記符号化モード決定装置が決定する画像ブロックペアの符号化モードに基づいて、前

記画像ブロックペアの符号化を行う符号化装置と、
を備える画像符号化装置。

【請求項 16】

2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定装置であって、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する簡易動き推定部と、

前記簡易動き推定部による符号化コストに基づいて、前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの符号化コストを比較し、符号化ピクチャ構造を決定する符号化ピクチャ構造決定部と、
を備える符号化モード決定装置。

【請求項 17】

前記簡易動き推定部は、各ブロックに対して整数画素精度のインター予測と簡易なイントラ予測を行い、次に整数画素精度のインター予測の符号化コストと簡易なイントラ予測の符号化コストを比較し各ブロックごとに整数画素精度のインター予測と簡易なイントラ予測のいずれかを選択し、さらに各ピクチャ構造ごとのブロックの符号化コストを合計してフレーム構造ブロックペア及びフィールド構造ブロックペアの符号化コストを導出する、
請求項 16 に記載の符号化モード決定装置。

【請求項 18】

請求項 16 又は 17 に記載の符号化モード決定装置と、

前記符号化モード決定装置によって決定される符号化ピクチャ構造の画像ブロックペアに対して複雑な動き推定を行う複雑動き推定部と、

前記複雑動き推定部による予測結果に基づいて、前記画像ブロックペアの符号化を行う符号化部と、
を備える画像符号化装置。

【請求項 19】

前記複雑動き推定部は、前記各ブロックに対して、整数画素精度単位でのインター予測又は複雑なイントラ予測を行う、請求項 18 に記載の画像符号化装置。

【請求項 20】

画像ブロックの符号化モードを複数候補の中から 1 つに決定する符号化モード決定方法であって、

各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するフルペル予測ステップと、

前記フルペル予測ステップによって導出された符号化コストに基づいて、前記複数の符号化モードから一部の符号化モードを選択する符号化モード選択ステップと、

前記一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するサブペル予測ステップと、

前記サブペル予測ステップによって導出された符号化コストに基づいて、前記画像ブロックの符号化モードを決定する符号化モード決定ステップと、
を備える符号化モード決定方法。

【請求項 21】

2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出するインター予測ステップと、

前記インター予測ステップによる符号化コストに基づいて、前記画像ブロックペアの符号化ピクチャ構造を決定する符号化ピクチャ構造決定ステップと、

決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出するイントラ予測ステップと、

前記インター予測による符号化コストと前記イントラ予測による符号化コストを比較して、決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する符号化予測方式決定ステップと、
を備える符号化モード決定方法。

【請求項 22】

2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する簡易動き推定ステップと、

前記簡易動き推定ステップによる符号化コストに基づいて、前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの符号化コストを比較し、符号化ピクチャ構造を決定する符号化ピクチャ構造決定ステップと、
を備える符号化モード決定方法。

【請求項 23】

コンピュータにより、画像ブロックの符号化モードを複数候補の中から1つに決定する符号化モード決定プログラムであって、

前記符号化モード決定プログラムは、コンピュータに、

各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するフルベル予測ステップと、

前記フルベル予測ステップによって導出された符号化コストに基づいて、前記複数の符号化モードから一部の符号化モードを選択する符号化モード選択ステップと、

前記一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出するサブベル予測ステップと、

前記サブベル予測ステップによって導出された符号化コストに基づいて、前記画像ブロックの符号化モードを決定する符号化モード決定ステップと、
を備える符号化モード決定方法を行わせるものである、
符号化モード決定プログラム。

【請求項 24】

コンピュータにより、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法を行うための符号化モード決定プログラムであって、

前記符号化モード決定プログラムは、コンピュータに、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出するインター予測ステップと、

前記インター予測ステップによる符号化コストに基づいて、前記画像ブロックペアの符号化ピクチャ構造を決定する符号化ピクチャ構造決定ステップと、

決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出するイントラ予測ステップと、

前記インター予測による符号化コストと前記イントラ予測による符号化コストを比較して、決定された前記符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する符号化予測方式決定ステップと、
を備える符号化モード決定方法を行わせるものである、

符号化モード決定プログラム。

【請求項 25】

コンピュータにより、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法を行うための符号化モード決定プログラムであって、

前記符号化モード決定プログラムは、コンピュータに、

前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する簡易動き推定ステップと、

前記簡易動き推定ステップによる符号化コストに基づいて、前記画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの符号化コストを比較し、符号化ピクチャ構造を決定する符号化ピクチャ構造決定ステップと、
を備える符号化モード決定方法を行わせるものである、
符号化モード決定プログラム。

【書類名】明細書

【発明の名称】符号化モード決定装置、画像符号化装置、符号化モード決定方法、および符号化モード決定プログラム

【技術分野】

【0001】

本発明は、符号化モード決定装置、画像符号化装置、符号化モード決定方法、および符号化モード決定プログラムに関する。

【背景技術】

【0002】

マルチメディア・インターネット時代のキーテクノロジーとして、MPEG-4が注目を集めている。MPEG-4では、移動体通信、インターネットなどの応用領域に対応するため、MPEG-1/2に比べ、符号化効率改善などに特徴を有している（例えば、非特許文献1参照。）。

【0003】

MPEG-4では、新しい高能率の符号化方式として、AVCと呼ばれる方式が策定されている。AVCはISO MPEG-4 Part10 Advanced Video CodingまたはITU-T H. 264と呼ばれている符号化方式である。

【0004】

この方式は、動き推定やDCTを4×4ピクセルの画像ブロックでも可能とし、動き推定のための画像を複数のピクチャから選択するなどして符号化効率の向上を図っている。AVCは、これまでの符号化方式に利用されていた技術を取り入れた高機能な符号化方式となっているため、応用領域に適応した最適な利用が課題となっている。

【0005】

例えば、AVC策定以前のMPEG-4では、マクロブロック単位の符号化モードの候補（パーティションサイズ、予測方向、ダイレクトモードなど）の組み合わせ数が比較的少なく、符号化の際にこれらの候補を網羅して最適な符号化モードの探索を行ってもエンコーダでの処理量の負担は大きくなかった。

【0006】

一方、AVCでは、図22に示す様に、16×16ピクセル（以下、16×16という）のマクロブロックを16×16、16×8、8×16、8×8のマクロブロックパーティション（以下、小ブロックという）に分割可能である。また8×8ピクセルの小ブロックを8×8、8×4、4×8、4×4のサブマクロブロックパーティションに分割可能である。

【0007】

以下、16×16に分割された1つの小ブロックを小ブロックSb1と、16×8に分割された2つの小ブロックを小ブロックSb2、Sb3と、8×16に分割された2つの小ブロックを小ブロックSb4、Sb5と、8×8に分割された4つの小ブロックを小ブロックSb6～Sb9とする。

【0008】

また、AVCでは、図23に示す様に、それぞれの小ブロックSb1～Sb9について、参照ピクチャを参照して動き推定を行うことが可能である。これは、それぞれのサブマクロブロックパーティションについても同様である。さらに、AVCでは、図24に示す様に、符号化ピクチャに対して時間的に前の参照ピクチャを参照する前方向予測（図24（a）参照）、符号化ピクチャに対して時間的に後の参照ピクチャを参照する後方向予測（図24（b）参照）、あるいは符号化ピクチャに対して双方向の参照ピクチャを参照する双方向予測（図24（c）参照）などのインター予測を行うことが可能である。

【0009】

〈従来のエンコーダによる処理〉

これらの符号化モードを網羅する従来のエンコーダの処理を図25および図26を用いて説明する。

【0010】

従来のエンコーダでは、画像ブロックを複数の分割方法候補で分割した小ブロックの全について動き推定を行う。さらに、小ブロック毎の参照ピクチャの選択および画像ブロックの分割方法の選択を行い、選択された分割方法を用いた符号化を行う。

【0011】

ここで、小ブロック毎の参照ピクチャの選択および画像ブロックの分割方法の選択に際して、符号化コストという量が用いられる。符号化コストとは、画質劣化度（小ブロックと予測画像との絶対差分和）と動き情報（動きベクトルあるいは差分動きベクトルなど）の符号量との和で表される量であり、画像ブロック単位の符号化コストが小さいほど、画像ブロックの符号化効率が良いことを示している。なお、絶対差分和以外にも、差分の二乗和や、差分のアダマール変換やDCT変換後の誤差の絶対値和などが用いられることがある。

【0012】

図25は、小ブロックのそれぞれに対する動き推定の処理フローを示すブロック図である。16×16の画像ブロックを分割したM×N（(M, N) = (16, 16), (16, 8), (8, 16), (8, 8)）の小ブロックのそれぞれに対して、図25の処理が行われる。図25に示す動き推定の処理フローは、小ブロックについてのフルペル予測ステップS300と、サブペル予測ステップS301と、参照方向選択ステップS302とを備えている。

【0013】

フルペル予測ステップS300は、M×Nの小ブロックに対して、前方向予測および後方向予測による整数画素精度の動き推定を行う（ステップS305, S306）。具体的には、整数画素精度で、決められた探索範囲内（例えば±32）の動き推定を行う。すなわち、探索範囲内で、符号化コストを最小とする動きベクトル（以下、MVという）0fおよびMV0bを検出する。

【0014】

サブペル予測ステップS301は、M×Nの小ブロックに対して、前方向予測、後方向予測および双方向予測による非整数画素精度の動き推定を行う（ステップS307～S309）。AVCのインター予測では、1/2画素精度や1/4画素精度といった非整数画素精度で動き推定を行うことができる。そこで、非整数画素精度の参照ピクチャをフィルタを用いて生成し、生成された参照ピクチャに対して動き推定が行われる。

【0015】

前方向予測ステップS307では、2段階の動きベクトル探索により、MV2fが検出される。具体的には、フルペル予測ステップS300で検出されたMV0fを中心として、周囲8近傍の1/2画素（または1/4画素）と中心のMV0fを含めた9点の中から、符号化コストを最小とするMV1f（図示せず）が求められる。さらに、MV1fを中心として、周囲8近傍の1/2画素（または1/4画素）と中心のMV1fを含めた9点の中から、符号化コストを最小とするMV2fが求められる。なお、フルペル予測では整数画素精度の動き推定を行うと書いたが、間引き画素、例えば、水平に1画素間引く、などした場合でも、本発明のモード選択の方法が適用可能である。

【0016】

後方向予測ステップS308でも、前方向予測ステップS307と同様に、フルペル予測ステップS300で検出されたMV0bから、MV2bが検出される。

【0017】

双方向予測ステップS309は、2枚の参照ピクチャを参照するため、処理量が多い。そこで、前方向予測ステップS307および後方向予測ステップS308で検出されたMV2fおよびMV2bを利用した予測が行われる。具体的には、MV2fおよびMV2bが示す参照ピクチャ上の参照領域を平均したものを予測画像として用いる。

【0018】

また、前方向予測ステップS307、後方向予測ステップS308および双方向予測ス

テップS309では、それぞれの符号化コストC0, C1およびC2が導出される。

【0019】

参照方向選択ステップS302は、符号化コストC0～C2のうち最小の符号化コストを有する方向を小ブロックの参照方向として選択するとともに、最小の符号化コストを出力する。

【0020】

図26は、画像ブロックについての動き推定の処理フローを示すブロック図である。図26の画像ブロックについての動き推定の処理フローは、 16×16 の画像ブロックを4種類の分割方法候補により分割した $M \times N$ ($(M, N) = (16, 16), (16, 8), (8, 16), (8, 8)$)の小ブロックのそれぞれに対する動き推定を行う動き推定ステップS315と、小ブロックごとの動き推定の結果に基づいて、画像ブロックの符号化コストを分割方法候補毎に導出する符号化コスト換算ステップS316と、分割方法候補毎に導出された画像ブロックの符号化コストから、最良の分割方法を選択する分割方法選択ステップS317とを備えている。

【0021】

動き推定ステップS315は、図25を用いて説明した小ブロックに対する動き推定の処理フローに対応する小ブロック動き推定ステップS320～S323を有している。ここで、図26では、小ブロック動き推定ステップS321～S323の処理ブロックは複数の矢印により接続されている。例えば、 16×8 の小ブロック動き推定ステップS321では、それぞれの処理ブロックは2本の矢印により接続されている。これは、それぞれの処理が、 16×16 の画像ブロックを 16×8 に分割する2つの小ブロックSb2, Sb3に対して行われることを示している。同様に、 8×16 の小ブロック動き推定ステップS322においては、それぞれの処理ブロックは、2本の矢印により接続されており、 8×8 の小ブロック動き推定ステップS323においては、それぞれの処理ブロックは、4本の矢印により接続されている。それぞれの処理ブロックの処理の内容は、図25で説明したのと同様であるため、ここでは説明を省略する。

【0022】

符号化コスト換算ステップS316は、MBコスト換算ステップS325～S328を有している。MBコスト換算ステップS325～S328は、小ブロック動き推定ステップS320～S323により出力された小ブロック毎の符号化コストを合計し、画像ブロックの符号化コストを分割方法候補毎に導出する。

【0023】

分割方法選択ステップS317は、MBコスト換算ステップS325～S328が導出した分割方法候補毎の符号化コストのうち、最小の符号化コストを示す分割方法候補を画像ブロックに適用する分割方法として選択する。

【0024】

また、AVCでは、図27に示す様に、2つの画像ブロック71, 72からなる画像ブロックペア73という概念を導入しており、画像ブロックペア73を単位として、フィールド予測およびフレーム予測を適応的に切り換えることが可能である。例えば、フィールド予測の場合、フィールド構造ブロック75, 76のそれぞれに対して動き推定が行われる。フレーム予測の場合、フレーム構造ブロック77, 78のそれぞれについて動き推定が行われる。

【0025】

また、画像ブロックペア73の符号化モードは、符号化ピクチャ構造の2種類（フィールド・フレーム）および符号化予測方式（イントラ・インター予測）の2種類で、合計4種類ある。従来は、これらの全ての組み合わせを考慮していたため、処理量多いと言う問題があった。特にイントラ予測の処理負担が大きかった。

【0026】

ここで、従来の符号化モード決定について説明する。AVCより前のCodecではMB Pair（大ブロック）という概念は無く、MB（中ブロック）の種類として、フィー

ルド／フレームがあった。そして、イントラ／インターとフィールド／フレームの4通りを網羅するのが一般的だった。図28に示すように、動き推定ステップS81と、ピクチャ構造及び符号化予測方式決定ステップS82とから構成されている。推定ステップS81は、第1～第6推定ステップS811～S816とを有している。第1推定ステップS811は、フレーム構造ブロックに対してインター予測を行う。第2推定ステップS812は、フレーム構造ブロックに対してイントラ予測を行う。第3推定ステップS813は、フィールド構造トップMBに対してインター予測を行う。第4推定ステップS814は、フィールド構造のボトムフィールドに対してインター予測を行う。第3推定ステップS813によって導出された符号化コストと、第4推定ステップS814によって導出された符号化コストは合計されて、フィールド構造ブロックに対してインター予測して導出された符号化コストが得られる。第5推定ステップS815は、フィールド構造のトップフィールドに対してイントラ予測を行う。第6推定ステップS816は、フィールド構造のボトムフィールドに対してイントラ予測を行う。第5推定ステップS815によって導出された符号化コストと、第6推定ステップS816によって導出された符号化コストは合計されて、フィールド構造ブロックに対してイントラ予測して導出された符号化コストが得られる。

【0027】

ピクチャ構造及び符号化予測方式決定ステップS82は、前記4種類の符号化コストのうち、最小となるものを選択する。

【0028】

以上までが従来技術であるが、そのような考えを単純にAVCに適用すると考えると、図29のような処理が想定される。図29では、処理全体は、動き推定ステップS81'と、符号化予測方式決定ステップS83と、MBペアのピクチャ構造決定ステップS82'とから構成されている。

【0029】

動き推定ステップS81'は、第1～第8推定ステップS811'～S818'を備えている。第1推定ステップS811'はフレーム構造トップMB77に対してインター予測を行い、第2推定ステップS812'はフレーム構造トップMB77に対してイントラ予測を行う。第3推定ステップS813'はフレーム構造ボトムMB78に対してインター予測を行い、第4推定ステップS814'はフレーム構造ボトムMB78に対してイントラ予測を行う。第5推定ステップS815'はフィールド構造トップMB75に対してインター予測を行い、第6推定ステップS816'はフィールド構造トップMB75に対してイントラ予測を行う。第7推定ステップS817'はフィールド構造ボトムMB76に対してインター予測を行い、第8推定ステップS818'はフィールド構造ボトムMB76に対してイントラ予測を行う。

【0030】

符号化予測方式決定ステップS83は、第1～第4予測方式決定ステップS831～S834を備えている。第1予測方式決定ステップS831は、第1推定ステップS811'及び第2推定ステップS812'の符号化コストを比較して、フレーム構造トップMB77に対するイントラ／インターを選択する。第2予測方式決定ステップS832は、第3推定ステップS813'及び第4推定ステップS814'の符号化コストを比較して、フレーム構造ボトムMB78に対するイントラ／インターを選択する。イントラ／インターが選択されたフレーム構造のトップMB77とボトムMB78の符号化コストは合計され、フレーム構造ブロックペア77, 78の符号化コストが得られる。第3予測方式決定ステップS833は、第5推定ステップS815'及び第6推定ステップS816'の符号化コストを比較して、フィールド構造トップMB75に対するイントラ／インターを選択する。第4予測方式決定ステップS834は、第7推定ステップS817'及び第8推定ステップS818'の符号化コストを比較して、フィールド構造ボトムMB76に対するイントラ／インターを選択する。イントラ／インターが選択されたフィールド構造のトップMB75とボトムMB76の符号化コストは合計され、フィールド構造ブロックペア

75, 76の符号化コストが得られる。

【0031】

ピクチャ構造決定ステップS82'は、フレーム構造ブロックペア77, 78の符号化コストとフィールド構造ブロックペア75, 76の符号化コストとを比較し、画像ブロックペア73(71, 72)のフィールド/フレームを決定する。

【0032】

以上の処理では、イントラ予測とインター予測の両方でフィールド/フレームそれぞれのコスト計算を行うため、インター予測とイントラ予測のいずれか一方のみで圧縮率が向上する画像の場合であっても、圧縮率が最良となるように符号化ピクチャ構造と符号化予測方式を決定できる。しかし、その一方でイントラ予測の回数が多いため、処理量が膨大になる。

【非特許文献1】三木弼一編著, 「MPEG-4のすべて」, 初版, (株)工業調査会, 1998年9月30日, p. 37-58

【発明の開示】

【発明が解決しようとする課題】

【0033】

以上のように、AVCでは、マクロブロック(ペア)毎に符号化モードの候補が膨大であり、全ての候補を網羅して符号化効率の高い符号化モードを探索すると、エンコードの処理量の負担が大きくなる。

【0034】

そこで、本発明では、より少ない処理量で適切な符号化モードの選択を可能とさせる符号化モード決定装置、画像符号化装置、符号化モード決定方法、および符号化モード決定プログラムを提供することを課題とする。

【課題を解決するための手段】

【0035】

請求項1に記載の符号化モード決定装置では、画像ブロックの符号化モードを複数候補の中から1つに決定する装置であって、フルペル予測部と、符号化モード選択部と、サブペル予測部と、符号化モード決定部とを備えている。フルペル予測部は、各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード選択部は、フルペル予測部によって導出された符号化コストに基づいて、複数の符号化モードから一部の符号化モードを選択する。サブペル予測部は、一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード決定部は、サブペル予測部によって導出された符号化コストに基づいて、画像ブロックの符号化モードを決定する。

【0036】

符号化コストは、例えば、画質劣化度(小ブロックと動き推定における参照ピクチャとの絶対差分和)と動き情報(動きベクトルあるいは差分動きベクトルなど)の符号量との和で表される。非整数画素精度とは、例えば、1/2画素精度、1/4画素精度などといった精度である。符号化モードとは、例えば、小ブロックの分割方法や、小ブロックの動き推定の際のピクチャ参照方向や、小ブロックの符号化ピクチャ構造などである。

【0037】

この装置では、フルペル予測部により得られた符号化コストから符号化モード選択部が符号化モードの絞り込みを行う。さらに、絞り込んだ符号化モードの小ブロックに対して、サブペル予測部がサブペル予測を行う。ここで、サブペル予測はフィルタを適用する必要があるがフルペル予測に比して処理量が多いが、この装置では、符号化モードの決定に際して全ての小ブロックについてサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、符号化モード決定の処理量を低減することが可能となる。また、必要な小ブロックにはサブペル予測を行うため、適切な符号化効率の符号化モードを決定す

ることが可能となる。

【0038】

請求項2に記載の符号化モード決定装置では、請求項1において、フルペル予測部は、各符号化モードの符号化コストを導出する際に、各符号化モードによって得られる小ブロックごとに複数のピクチャ参照方向の整数画素精度の動き推定を行って符号化コストを算出し、次に各小ブロックごとに符号化コストが低いピクチャ参照方向を選択し、次に選択したピクチャ参照方向に関する全ての小ブロックの符号化コストを各分割方法候補ごとに合計して、各分割方法候補ごとの符号化モードの符号化コストを導出する。

【0039】

この装置では、フルペル予測部が各小ブロックごとに符号化コストが低いピクチャ参照方向を選択しているため、各分割方法候補ごとの符号化モードにおいて最も符号化コストが小さい小ブロックの組み合わせが可能となる。

【0040】

請求項3に記載の符号化モード決定装置では、請求項1において、フルペル予測部は、各符号化モードの符号化コストを導出する際に、各符号化モードによって得られる小ブロックごとに複数のピクチャ参照方向の整数画素精度の動き推定を行って符号化コストを算出し、次に小ブロックの各ピクチャ参照方向ごとの符号化コストを画像ブロック単位に換算して、各分割候補の各ピクチャ参照方向ごとの符号化モードの符号化コストを導出する。

【0041】

この装置では、フルペル予測部が小ブロックのピクチャ参照方向ごとの符号化コストを画像ブロック単位に換算して符号化モードを導出するため、一つの小ブロックにおいて異なるピクチャ参照方向の符号化モードも符号化モード選択部の対象となる。

【0042】

請求項4に記載の符号化モード決定装置では、請求項2又は3において、フルペル予測部の複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測のみを含む。すなわち、この装置は双方向予測を行わない。なお、前方向予測と後方向予測は、それぞれ、同一方向における複数枚のピクチャを参照する複数予測を含む（以下、同じ）。

【0043】

この装置では、フルペル予測部は、前方向予測と後方向予測のみを行う。双方向予測を行わないため、処理量を削減でき、フルペル予測の処理時間を短縮できる。

【0044】

請求項5に記載の符号化モード決定装置では、請求項2又は3において、フルペル予測部の複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測と、時間的に双方向のピクチャを参照する双方向予測とを含む。

【0045】

この装置では、双方向予測を行うため、フルペル予測の精度を向上させることが可能となる。このため、より適切な符号化モードを選択することが可能となる。

【0046】

請求項6に記載の符号化モード決定装置では、請求項2又は3において、フルペル予測部の複数のピクチャ参照方向の整数画素精度の動き推定は、時間的に前方向のピクチャを参照する前方向予測と、時間的に後方向のピクチャを参照する後方向予測とを含む。フルペル予測部は、前方向予測と後方向予測とに基づいて、時間的に双方向のピクチャを参照する双方向予測を行った場合の符号化コストを導出する。例えば、前方向予測の符号化コストと後方向予測の符号化コストとが近い値の場合には、双方向予測の符号化コストは、それらの符号化コストの小さい方の値よりも少しだけ小さい値である、などと推定される。

【0047】

この装置では、双方向予測の予測結果を推定するため、フルペル予測部では、双方向予測を行う必要はなく、処理量を低減することが可能となる。また、予測結果をフルペル予測部による符号化コストに反映させることにより、双方向予測を行った場合と同様の効果を簡易に得ることが可能となる。このため、符号化効率を簡易に向上させることが可能となる。

【0048】

請求項7に記載の符号化モード決定装置では、請求項1～6のいずれかにおいて、サブペル予測部は、フルペル予測部における整数画素精度の動き推定に基づいて、非整数画素精度の動き推定の際のピクチャ参照方向を決定する。サブペル予測部では、決定された参照方向のピクチャを参照して動き推定を行う。すなわち、前方向予測又は後方向予測を実行可能な場合であっても、常に全ての方向の動き推定を行う必要が無くなる。

【0049】

この装置では、必要な参照方向を参照して非整数画素精度の動き推定を実行することが可能となる。このため、サブペル予測の処理量を削減でき、サブペル予測の処理時間を短縮可能となる。

【0050】

請求項8に記載の符号化モード決定装置では、請求項7において、サブペル予測部は、フルペル予測部における小ブロックに対する整数画素精度の動き推定の結果、前方向予測と後方向予測の符号化コストが概ね同じ場合は両方を選択し、異なる場合は符号化コストが小さい方のみを選択する。

【0051】

この装置では、前方向予測と後方向予測の符号化コストが概ね同じ場合は両方を選択し、さらに双方向予測を行うことができる。また、異なる場合は符号化コストが小さい方のみを選択する。これは、一方の符号化コストが大きい場合は、双方向予測で符号化コストが小さくなることが期待できないからである。

【0052】

請求項9に記載の符号化モード決定装置では、請求項1～8のいずれかにおいて、サブペル予測部は、フルペル予測部における小ブロックに対する整数画素精度の動き推定に基づいて、一部の符号化モードからさらに少なくとも一部の符号化モードを選択する。サブペル予測部は、小ブロックに対する整数画素精度の動き推定に基づいて、一部の符号化モードのうちの少なくとも一部の符号化モードを選択する。

【0053】

この装置では、異なる符号化モードから選択された一部の符号化モードの全部について、サブペル予測を行う必要がなく、処理量を削減できる。また、処理量を一定に保つように一部の符号化モードのうちの少なくとも一部の符号化モードを選択することも可能となる。

【0054】

請求項10に記載の符号化モード決定装置では、請求項9において、サブペル予測部は、各符号化モードを符号化コストが低い順に選択していき、選択した符号化モードの符号化コストの和が処理余裕量を超える直前に選択を打ち切る。

【0055】

この装置では、サブペル予測部は符号化モード選択部によって選択された符号化モードの全てを選択しないこともあり得るが、その場合でも符号化コストが低い符号化モードは選択されているため問題が少ない。

【0056】

請求項11に記載の画像符号化装置は、請求項1～10のいずれかに記載の符号化モード決定装置と、符号化装置とを備えている。符号化装置は、符号化モード決定装置が決定する画像ブロックの符号化モードに基づいて、画像ブロックの符号化を行う。

【0057】

この画像符号化装置では、符号化モードの決定に際して、全てのパーティションについ

てサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、符号化モード決定の処理量を低減することが可能となる。また、必要なパーティションにはサブペル予測を行うため、適切な符号化効率の符号化モードを決定し、符号化を行うことが可能となる。

【0058】

請求項12に記載の符号化モード決定装置は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する装置であって、インター予測部と、符号化ピクチャ構造決定部と、イントラ予測部と、符号化予測方式決定部とを備えている。インター予測部は、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出する。符号化ピクチャ構造決定部は、インター予測部による符号化コストに基づいて、画像ブロックペアの符号化ピクチャ構造を決定する。イントラ予測部は、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出する。符号化予測方式決定部は、インター予測による符号化コストとイントラ予測による符号化コストを比較して、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する。ここで、符号化ピクチャ構造とは、画像ブロックペアを符号化する際のピクチャ構造であり、フィールド構造又はフレーム構造を意味している。符号化予測方式とは、画像ブロックペアを符号化する際のインター予測あるいはイントラ予測を意味している。

【0059】

この装置では、イントラ予測部は符号化ピクチャ構造決定部によって決定された符号化ピクチャ構造の画像ブロックペアについてのみイントラ予測を行うため、イントラ予測部はフィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減できる。

【0060】

請求項13に記載の符号化モード決定装置では、請求項12において、インター予測部は、フレーム構造ブロックペアのトップマクロブロック及びボトムマクロブロックの符号化コストを合計してフレーム構造ブロックペアの符号化コストを導出し、フィールド構造ブロックペアのトップマクロブロック及びボトムマクロブロックの符号化コストを合計してフィールド構造ブロックペアの符号化コストを導出する。

【0061】

この装置では、インター予測部は各ピクチャ構造ごとにトップマクロブロックとボトムマクロブロックの符号化コストを導出して合計することで、各ピクチャ構造ごとの符号化コストを導出する。

【0062】

請求項14に記載の符号化モード決定装置では、請求項13において、イントラ予測部は、決定された符号化ピクチャ構造を有するブロックペアについて、トップマクロブロックとボトムマクロブロックのそれぞれについてイントラ予測を行って符号化コストを導出する。符号化予測方式決定部は、決定された符号化ピクチャ構造を有するブロックペアの各ブロックについて、インター予測部で導出された符号化コストとイントラ予測部で導出された符号化コストとを比較し、各ブロックごとに符号化予測方式を決定する。

【0063】

この装置では、イントラ予測部は、決定された符号化ピクチャ構造を有するブロックペアについて、トップマクロブロックとボトムマクロブロックそれぞれについてイントラ予測を行って符号化コストを導出するため、フィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減でき、さらに符号化装置全体の処理量を低減することが可能となる。

【0064】

請求項15に記載の画像符号化装置は、請求項12～14のいずれかに記載の符号化モード決定装置と、符号化モード決定装置が決定する画像ブロックペアの符号化モードに基づいて、画像ブロックペアの符号化を行う符号化装置とを備える。

【0065】

この装置では、イントラ予測部はピクチャ構造決定部によって決定されたピクチャ構造の画像ブロックについてのみイントラ予測を行うため、イントラ予測部はフィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減できる。

【0066】

請求項16に記載の符号化モード決定装置は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する装置であって、簡易動き推定部と、符号化ピクチャ構造決定部とを備えている。簡易動き推定部は、画像ブロックペアのフィールド構造ブロックおよびフレーム構造ブロックのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する。符号化ピクチャ構造決定部は、簡易動き推定部による符号化コストに基づいて、画像ブロックペアのフィールド構造ブロックおよびフレーム構造ブロックペアの符号化コストを比較し、符号化ピクチャ構造を決定する。

【0067】

この装置では、簡易な動き推定に基づいて、画像ブロックペアの符号化モード（具体的には、符号化ピクチャ構造）を決定する。このため、符号化モードを決定するための処理量を軽減することが可能となる。

【0068】

請求項17に記載の符号化モード決定装置では、請求項16において、簡易動き推定部は、各ブロックに対して整数画素精度のインター予測と簡易なイントラ予測を行い、次に整数画素精度のインター予測の符号化コストと簡易なイントラ予測の符号化コストを比較し各ブロックごとに整数画素精度のインター予測と簡易なイントラ予測のいずれかを選択し、さらに各ピクチャ構造ごとのブロックの符号化コストを合計してフレーム構造ブロックペア及びフィールド構造ブロックペアの符号化コストを導出する。

【0069】

この装置では、簡易動き推定部がインター予測とイントラ予測を用いてフレーム構造ブロックペア及びフィールド構造ブロックペアの符号化コストを導出するため、インター予測又はイントラ予測のいずれかで圧縮率が向上する画像ブロックペアの場合でも圧縮率が最良となるような符号化ピクチャ構造を決定できる。

【0070】

請求項18に記載の画像符号化装置は、請求項16又は17に記載の符号化モード決定装置と、符号化モード決定装置によって決定される符号化ピクチャ構造の画像ブロックペアに対して複雑な動き推定を行う複雑動き推定部と、複雑動き推定部による予測結果に基づいて、画像ブロックペアの符号化を行う符号化部とを備える。

【0071】

この装置では、複雑な動き推定によって画像ブロックペアの符号化を行うため、圧縮効率が向上する。しかも、ここでは、符号化モード決定装置によって決定された符号化ピクチャ構造の画像ブロックペアに対してのみ複雑な動き推定を行うため、従来より複雑な動き推定の回数を減らすことができる。

【0072】

請求項19に記載の画像符号化装置では、請求項18において、複雑予測部は、各ブロックに対して、整数画素精度単位でのインター予測又は複雑なイントラ予測を行う。

【0073】

この装置では、インター予測又はイントラ予測のいずれかで圧縮率が向上する画像ブロックペアに対しても、圧縮効率を向上させることができる。

【0074】

請求項20に記載の符号化モード決定方法は、画像ブロックの符号化モードを複数候補の中から1つに決定する符号化モード決定方法であって、フルペル予測ステップと、符号化モード選択ステップと、サブペル予測ステップと、符号化モード決定ステップとを備えている。フルペル予測ステップは、各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード選択ステップは、フルペル予測ステップによって導出された符号化コストに基づいて、複数の符号化モードから一部の符号化モードを選択する。サブペル予測ステップは、一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード決定ステップは、サブペル予測ステップによって導出された符号化コストに基づいて、画像ブロックの符号化モードを決定する。

【0075】

この方法では、フルペル予測ステップにより得られた符号化コストから符号化モード選択ステップが符号化モードの絞り込みを行う。さらに、絞り込んだ符号化モードの小ブロックに対して、サブペル予測ステップがサブペル予測を行う。ここで、サブペル予測はフィルタを適用する必要があるがフルペル予測に比して処理量が多いが、この方法では、符号化モードの決定に際して全ての小ブロックについてサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、符号化モード決定の処理量を低減することが可能となる。また、必要な小ブロックにはサブペル予測を行うため、適切な符号化効率の符号化モードを決定することが可能となる。

【0076】

請求項21に記載の符号化モード決定方法は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、インター予測ステップと、符号化ピクチャ構造決定ステップと、イントラ予測ステップと、符号化予測方式決定ステップとを備えている。インター予測ステップは、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出する。符号化ピクチャ構造決定ステップは、インター予測ステップによる符号化コストに基づいて、画像ブロックペアの符号化ピクチャ構造を決定する。イントラ予測ステップは、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出する。符号化予測方式決定ステップは、インター予測による符号化コストとイントラ予測による符号化コストを比較して、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する。

【0077】

この方法では、イントラ予測ステップは符号化ピクチャ構造決定ステップによって決定された符号化ピクチャ構造の画像ブロックペアについてのみイントラ予測を行うため、イントラ予測ステップはフィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減できる。

【0078】

請求項22に記載の符号化モード決定方法は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、簡易動き推定ステップと、符号化ピクチャ構造決定ステップとを備えている。簡易動き推定ステップは、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する。符号化ピクチャ構造決定ステップは、簡易動き推定ステップによる符号化コストに基づいて、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの符号化コスト

を比較し、符号化ピクチャ構造を決定する。

【0079】

この方法では、簡易な動き推定に基づいて、画像ブロックペアの符号化モード（具体的には、符号化ピクチャ構造）を決定する。このため、符号化モードを決定するための処理量を軽減することが可能となる。

【0080】

請求項 23 に記載の符号化モード決定プログラムは、コンピュータに以下の方法を行わせる。符号化モード決定方法は、画像ブロックの符号化モードを複数候補の中から 1 つに決定する符号化モード決定方法であって、フルペル予測ステップと、符号化モード選択ステップと、サブペル予測ステップと、符号化モード決定ステップとを備えている。フルペル予測ステップは、各符号化モードによってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード選択ステップは、フルペル予測ステップによって導出された符号化コストに基づいて、複数の符号化モードから一部の符号化モードを選択する。サブペル予測ステップは、一部の符号化モードの少なくとも一部の符号化モードによって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。符号化モード決定ステップは、サブペル予測ステップによって導出された符号化コストに基づいて、画像ブロックの符号化モードを決定する。

【0081】

このプログラムでは、フルペル予測ステップにより得られた符号化コストから符号化モード選択ステップが符号化モードの絞り込みを行う。さらに、絞り込んだ符号化モードの小ブロックに対して、サブペル予測部がサブペル予測を行う。ここで、サブペル予測はフィルタを適用する必要があるがフルペル予測に比して処理量が多いが、このプログラムでは、符号化モードの決定に際して全ての小ブロックについてサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、符号化モード決定の処理量を低減することが可能となる。また、必要な小ブロックにはサブペル予測を行うため、適切な符号化効率の符号化モードを決定することが可能となる。

【0082】

請求項 24 に記載の符号化モード決定プログラムは、コンピュータに以下の方法を行わせる。符号化モード決定方法は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、インター予測ステップと、符号化ピクチャ構造決定ステップと、イントラ予測ステップと、符号化予測方式決定ステップとを備えている。インター予測ステップは、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの各ブロックについてインター予測を行って、符号化コストを導出する符号化ピクチャ構造決定ステップは、インター予測ステップによる符号化コストに基づいて、画像ブロックペアの符号化ピクチャ構造を決定する。イントラ予測ステップは、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックについてイントラ予測を行って、符号化コストを導出する。符号化予測方式決定ステップは、インター予測による符号化コストとイントラ予測による符号化コストを比較して、決定された符号化ピクチャ構造を有する画像ブロックペアの各ブロックに対する符号化予測方式を決定する。

【0083】

このプログラムでは、イントラ予測ステップは符号化ピクチャ構造決定ステップによって決定された符号化ピクチャ構造の画像ブロックペアについてのみイントラ予測を行うため、イントラ予測ステップはフィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減できる。

【0084】

請求項 25 に記載の符号化モード決定プログラムは、コンピュータに以下の方法を行わ

させる。符号化モード決定方法は、2つの画像ブロックから構成される画像ブロックペアの符号化モードを決定する符号化モード決定方法であって、簡易動き推定ステップと、符号化ピクチャ構造決定ステップとを備えている。簡易動き推定ステップは、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアのそれぞれのブロックに対して簡易な動き推定によって符号化コストを導出する。符号化ピクチャ構造決定ステップは、簡易動き推定ステップによる符号化コストに基づいて、画像ブロックペアのフィールド構造ブロックペアおよびフレーム構造ブロックペアの符号化コストを比較し、符号化ピクチャ構造を決定する。

【0085】

このプログラムでは、簡易な動き推定に基づいて、画像ブロックペアの符号化モード（具体的には、符号化ピクチャ構造）を決定する。このため、符号化モードを決定するための処理量を軽減することが可能となる。

【発明の効果】

【0086】

本発明では、より少ない処理量で適切な符号化モードの選択を可能とさせる符号化モード決定装置、画像符号化装置、符号化モード決定方法、および符号化モード決定プログラムを提供することができる。

【発明を実施するための最良の形態】

【0087】

〔第1実施形態〕

図1～図13を用いて、本発明の第1実施形態としてのエンコーダについて説明する。

【0088】

図1は、本発明の第1実施形態としてのエンコーダ1の構造を説明するブロック図である。エンコーダ1は、例えば、入力画像信号30をMPEG-4符号化し、符号化画像信号31として出力する画像符号化装置であり、パーソナルコンピュータ（PC）、携帯電話などにおいて備えられる。

【0089】

〈エンコーダ1の構成〉

図1に示すエンコーダ1は、入力画像信号30のイントラ予測を行うイントラ予測部2と、入力画像信号30のインター予測を行うインター予測部3と、イントラ予測およびインター予測の予測結果を切り換える切換部4と、切換部4の出力を符号化して符号化画像信号31を出力する符号化部5と、入力画像信号30のローカルデコード信号32を作成する参照画像作成部6とを備えている。

【0090】

イントラ予測部2は、入力画像信号30を画像ブロック毎にイントラ予測し、イントラ予測画像との差分信号を切換部4に出力する。

【0091】

インター予測部3は、入力画像信号30を第1の入力とし、ローカルデコード信号32を第2の入力として、インター予測結果を切換部4に出力する。さらに、インター予測部3は、インター予測結果のうち、動きベクトルなど符号化にかかる情報を第2の出力として符号化部5に出力する。

【0092】

インター予測部3は、入力画像信号30を第1の入力、ローカルデコード信号32を第2の入力とし、動き推定を行う動き推定部10と、動き推定部10の出力を第1の入力、ローカルデコード信号32を第2の入力とし、予測画像を出力する予測画像作成部11と、入力画像信号30を第1の入力、予測画像作成部11の出力を第2の入力とする減算部12とから構成されている。また、動き推定部10の出力のうち、動きベクトルや符号化モードなどの符号化情報は、後述する可変長符号化部22の入力にも与えられる。

【0093】

動き推定部10は、主に、フルペル予測部13と、分割方法候補選択部14と、サブペ

ル予測部 15 と、分割方法決定部 16 とを備えている（動作については、後述）。

【0094】

切換部 4 は、イントラ予測結果を第 1 の入力、インター予測結果を第 2 の入力とし、いずれかの入力を符号化部 5 に出力する。

【0095】

符号化部 5 は、切換部 4 の出力を第 1 の入力とし、DCT (Discrete Cosine Transform) 部 20、量子化部 21、可変長符号化部 22 を通して符号化画像信号 31 を出力する。

【0096】

参照画像作成部 6 では、逆量子化部 23 には量子化部 21 の出力が入力され、逆量子化部 23 の出力は、逆 DCT 部 24 を通して、加算部 25 の第 1 の入力に与えられる。加算部 25 は、予測画像作成部 11 の出力を第 2 の入力とし、加算結果をメモリ 26 に出力する。メモリ 26 は、予測画像作成部 11 の第 2 の入力と動き推定部 10 の第 2 の入力にローカルデコード信号 32 を出力する。

【0097】

〈エンコーダ 1 の動作〉

次に、エンコーダ 1 の動作について説明する。まず、入力画像信号 30 は、符号化処理の基本単位である画像ブロックを単位として入力されている。

【0098】

イントラ符号化される画像ブロックは、イントラ予測部 2 において、同一ピクチャ内の他の画像ブロックの画素係数を用いてイントラ予測される。イントラ予測された画像ブロックは、DCT 部 20 において離散コサイン変換 (DCT) を施され、量子化部 21 において量子化され、可変長符号化部 22 において可変長符号化される。

【0099】

一方、量子化部 21 において量子化された DCT 係数は、逆量子化部 23 において逆量子化され、逆 DCT 部 24 において逆 DCT され、ローカルデコードされ、ローカルデコード信号 32 としてメモリ 26 に記憶される。このメモリ 26 に記憶されたローカルデコード信号 32 は、インター予測部 3 において画像ブロックがインター符号化される際に使用される。

【0100】

インター符号化される画像ブロックは、動き推定部 10 において、動き推定される。ここで、動き推定部 10 の詳しい動作については後述する。

【0101】

予測画像作成部 11 は、動き推定部 10 の動き推定の結果と、メモリ 26 に記憶されたローカルデコード信号 32 とに基づいて、予測画像を作成する。減算部 12 は、画像ブロックと作成された予測画像との差分から差分画像ブロックを求める。差分画像ブロックは、DCT 部 20 において離散コサイン変換を施され、量子化部 21 において量子化される。離散コサイン変換および量子化された差分画像ブロックは、動き推定の結果などとともに可変長符号化部 22 において可変長符号化される。

【0102】

〈動き推定部 10 の動作〉

図 2 を用いて、動き推定部 10 の動作について説明を加える。動き推定部 10 は、画像ブロックの符号化コストを最小とする画像ブロックの符号化モード（画像ブロックの分割方法、予測方向など）を決定するとともに、動きベクトルの導出を行う。

【0103】

図 2 は、画像ブロックについての符号化モード決定の処理フローを示すブロック図である。図 2 の画像ブロックについての符号化モード決定の処理フローは、フルペル予測部 13 により実行されるフルペル予測ステップ S41 と、分割方法候補選択部 14 により実行される分割方法候補選択ステップ S42 と、サブペル予測部 15 により実行されるサブペル予測ステップ S43 と、分割方法決定部 16 により実行される分割方法決定ステップ S

44 とから構成されている。

【0104】

フルペル予測ステップS41は、小ブロックフルペル予測ステップS45と、予測方向選択ステップS46と、符号化コスト導出ステップS47とを備えている。

【0105】

小ブロックフルペル予測ステップS45は、 16×16 の画像ブロックを4種類の分割方法候補により分割した $M \times N$ ($M, N = (16, 16), (16, 8), (8, 16), (8, 8)$)の小ブロックSb1~Sb9 (図22参照)のそれぞれに対して、整数画素精度の動き推定を行い、小ブロック毎の符号化コストおよび動きベクトルを導出する。具体的には、それぞれの小ブロックSb1~Sb9に対して、前方向予測ステップS451~S454および後方向予測ステップS455~S458が行われている。すなわち、前方向予測ステップS451~S454および後方向予測ステップS455~S458では、それぞれの分割方法候補により分割された小ブロックの個数に応じた回数の処理が行われている。図2では、この回数を処理ブロックからの矢印の本数で表している。

【0106】

予測方向選択ステップS46は、フルペル予測ステップS45によって導出された符号化コストに基づいて、複数の符号化モードから一部の符号化モードを選択する。予測方向選択ステップS46は、具体的には、前方向予測ステップS451~S454の符号化コストと後方向予測ステップS455~S458の符号化コストとを比較して、小ブロック毎の符号化コストを小さくする予測方向(ピクチャ参照方向)を選択する。

【0107】

符号化コスト導出ステップS47は、予測方向選択ステップS46が選択した予測方向の符号化コストを分割方法候補毎に合計し、画像ブロック単位での符号化コストを導出する。ここでは、フルペル予測ステップS45が各小ブロックごとに符号化コストが低いピクチャ参照方向を選択しているため、各分割方法候補ごとの符号化モードにおいて最も符号化コストが低い小ブロックの組み合わせが可能となる。

【0108】

分割方法候補選択ステップS42は、符号化コスト導出ステップS47が導出した画像ブロック単位での符号化コストを比較し、符号化コストが小さい2種類の分割方法候補を選択する。

【0109】

サブペル予測ステップS43は、分割方法候補選択ステップS42において選択された2種類の分割方法候補により分割された小ブロックのそれぞれについて、非整数画素精度の動き推定を行う。ここで、非整数画素精度の動き推定は、図25を用いて説明したサブペル予測ステップS301と同様に行われる。すなわち、選択された2種類の分割方法候補により分割された小ブロックのそれぞれについて、小ブロックフルペル予測ステップS45で導出された動きベクトルに基づいて、非整数画素精度の動き推定を行う。また、サブペル予測ステップS43では、小ブロックのそれぞれについて、前方向予測ステップS431, S434と、後方向予測ステップS432, S435と、双方向予測ステップS433, S436とが行われる。この結果、それぞれの小ブロックについて、3種類の予測方向についての符号化コストが導出される。また、前方向予測ステップS431, S434と、後方向予測ステップS432, S435と、双方向予測ステップS433, S436は、選択された2種類の分割方法候補により分割された小ブロックの個数に応じた回数の処理が行われている。

【0110】

分割方法決定ステップS44は、分割方法候補選択ステップS42において選択された2種類の分割方法候補により分割されたそれぞれの小ブロックについて最小となる符号化コストから、小ブロックごとの予測方向を決定するとともに、画像ブロック単位での符号化コストを導出する。さらに、導出された画像ブロック単位での符号化コストを2種類の分割方法候補について比較し、最小の符号化コストを有する分割方法候補を画像ブロック

の分割方法として決定する。また、同時に小ブロックについての動きベクトルが得られる。

【0111】

図3を用いて、フルペル予測ステップS41と分割方法候補選択ステップS42との処理について詳しい説明を加える。なお、上述の様に、フルペル予測ステップS41は、小ブロックフルペル予測ステップS45と、予測方向選択ステップS46と、符号化コスト導出ステップS47とを備えている。

【0112】

小ブロックフルペル予測ステップS45は、小ブロックSb1～Sb9の全てに対して、整数画素精度の前方向予測（図3では、fwと記載）と後方向予測（図3では、bwと記載）を行い、それぞれの参照方向に対する符号化コストを導出する。図3では、それぞれの符号化コストを例示している。例えば、小ブロックSb2では、前方向予測の符号化コストが（21）、後方向予測の符号化コストが（22）である。

【0113】

予測方向選択ステップS46は、小ブロック毎に前方向予測と後方向予測との符号化コストを比較して、符号化コストがより小さい予測方向を選択する。例えば、小ブロックSb2では、前方向予測が選択される。

【0114】

符号化コスト導出ステップS47は、予測方向選択ステップS46が選択した小ブロック毎の符号化コストから画像ブロック単位での符号化コストを導出する。例えば、16×8の分割方法について、小ブロックSb2では、前方向予測が選択され、小ブロックSb3では、後方向予測が選択されているため、16×16の画像ブロック単位での符号化コストは、（41）となる。

【0115】

分割方法候補選択ステップS42では、フルペル予測ステップS41により導出された画像ブロック単位での符号化コストを分割方法候補毎に比較し、符号化コストが小さい2種類の分割方法候補を選択する。図3では、16×16の分割方法（符号化コスト（40））および16×8の分割方法（符号化コスト（41））が分割方法候補として選択される。

【0116】

〈エンコーダ1の効果〉

エンコーダ1では、フルペル予測ステップS41により得られた符号化コストから分割方法候補選択ステップS42が分割方法候補の絞り込みを行う。さらに、絞り込んだ分割候補の小ブロックに対して、サブペル予測ステップS43がサブペル予測を行う。ここで、サブペル予測はフィルタを適用する必要があるがフルペル予測に比して処理量が多いが、この装置では、符号化モードの決定に際して全ての小ブロックSb1～Sb9についてサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、符号化モード決定の処理量を低減することが可能となる。また、必要な小ブロックにはサブペル予測を行うため、適切な符号化効率の符号化モードを決定することが可能となる。

【0117】

〈エンコーダ1の変形例〉

（1）フルペル予測部13の変形例

（1-1）

上記実施形態では、フルペル予測ステップS41を実行するフルペル予測部13は、それぞれの小ブロックSb1～Sb9に対して、前方向予測ステップS451～S454および後方向予測ステップS455～S458を実行すると説明した（以下、第1フルペル予測方法という）。この場合は、双方向予測を行わないため、処理量を削減でき、フルペル予測の処理時間を短縮できる。

【0118】

ここで、フルペル予測ステップS41は、さらに双方向予測を実行し符号化コストを導

出するものであっても良い（以下、第2フルベル予測方法という）。この場合は、双方向予測を行うため、フルベル予測の精度を向上させることが可能となる。このため、より適切な符号化モードを選択することが可能となる。また、前方向予測ステップS451～S454および後方向予測ステップS455～S458により導出された符号化コストから双方向予測を実行した場合の符号化コストを推定するものであっても良い（以下、第3フルベル予測方法という）。この装置では、双方向予測の予測結果を推定するため、フルベル予測部13では、双方向予測を行う必要はなく、処理量を低減することが可能となる。また、予測結果をフルベル予測部13による符号化コストに反映させることにより、双方向予測を行った場合と同様の効果を簡易に得ることが可能となる。このため、符号化効率を簡易に向上させることが可能となる。

【0119】

図4を用いて、 16×16 の画像ブロックを2つに分割した 8×16 の小ブロックSb4および小ブロックSb5（図22参照）に対して実行される第1～第3フルベル予測方法について説明する。

【0120】

図4(a)は、第1フルベル予測方法について説明する処理フローである。第1フルベル予測方法では、小ブロックSb4、Sb5に対する前方向予測ステップS453および後方向予測ステップS457とが行われ、小ブロックSb4、Sb5についての前方向予測ステップS453による符号化コストC4f、C5fと、小ブロックSb4、Sb5についての後方向予測ステップS457による符号化コストC4b、C5bとが導出される。導出された符号化コストC4f、C5f、C4b、C5bは、小ブロックごとの予測方法選択ステップS46である小ブロック予測方法選択ステップS463（図2参照）において、小ブロックごとに比較され、小さい符号化コストを有する予測方向が選択される。より具体的には、小ブロック予測方法選択ステップS463内の比較ステップS463aにおいて、小ブロックSb4についての符号化コストC4fとC4bとが比較され、比較ステップS463bにおいて、小ブロックSb5についての符号化コストC5fとC5bとが比較され、それぞれの小ブロックについて、より小さい符号化コストを有する予測方向が選択される。

【0121】

図4(b)は、第2フルベル予測方法について説明する処理フローである。第1フルベル予測方法との違いは、双方向予測ステップS459が行われる点である。例えば、小ブロックSb4について、前方向予測ステップS453および後方向予測ステップS457で検出された動きベクトルであるMV4fとMV4bとを利用した予測が行われる。具体的には、MV4fおよびMV4bが示す参照ピクチャ上の参照領域を平均して予測画像とし、双方向予測ステップS459の符号化コストC4gが導出される。小ブロックSb5についても同様に、MV5fとMV5bとを利用して、符号化コストC5gが導出される。

【0122】

導出された双方向予測ステップS459の符号化コストC4g、C5gは、小ブロック予測方法選択ステップS463の変形例としての小ブロック予測方法選択ステップS465において、前方向予測ステップS453および後方向予測ステップS457の符号化コストC4f、C5f、C4b、C5bと比較される。具体的には、比較ステップS465aにおいて、小ブロックSb4についての符号化コストC4f、C4b、C4gが比較され、比較ステップS465bにおいて、小ブロックSb5についての符号化コストC5f、C5b、C5gが比較される。この結果、それぞれの小ブロックについての最小の符号化コストを有する予測方向が選択される。

【0123】

第2フルベル予測方法では、小ブロックについてより正確な動き検出が可能となり、符号化効率の向上が期待できる。

【0124】

図4(c)は、第3フルペル予測方法について説明する処理フローである。第1フルペル予測方法との違いは、双方向予測を行った場合の符号化コストの符号化コスト推定ステップS468が行われる点である。

【0125】

符号化コスト推定ステップS468は、前方向予測ステップS453および後方向予測ステップS457の符号化コストC4f, C5f, C4b, C5bから、双方向予測を行った場合の符号化コストの推定値である推定符号化コストC4hおよびC5hを導出する。具体的には、小ブロックSb4についての符号化コストC4fとC4bとが「近い値」のときに、推定符号化コストC4hは、符号化コストC4fとC4bとの小さい方よりも少しだけ小さい、例えば、小さい方の値の9割の値など、と推定される。

【0126】

ここで、「近い値」とは、例えば、式 $abs([C4f] - [C4b]) * K < abs([C4f]) + abs([C4b])$ が真の時に、符号化コストC4fとC4bとが「近い値」と判定される。ここで、[C4f]、[C4b]は、符号化コストC4f, C4bの値を示し、Kは、所定の定数である。

【0127】

さらに、推定符号化コストC4h, C5hは、比較ステップS463a, S463bの変形例としての比較ステップS466a, S466bにおいて、符号化コストC4f, C5f, C4b, C5bと比較される。具体的には、比較ステップS466aにおいて、推定符号化コストC4hおよび符号化コストC4f, C4bの比較が行われ、比較ステップS466bにおいて、推定符号化コストC5hおよび符号化コストC5f, C5bの比較が行われる。この結果、それぞれの小ブロックについての最小の符号化コストを有する予測方向が選択される。

【0128】

第3フルペル予測方法では、双方向予測を行う必要はなく、処理量を低減することが可能となる。また、双方向予測を行った場合と同様の効果を簡易に得ることが可能となる。このため、符号化効率を簡易に向上させることが可能となる。

【0129】

(1-2)

上記実施形態において、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とは、逐次処理されるものであっても、並列処理されるものであってもよい。

【0130】

図5を用いて、16×16の画像ブロックを1つに分割した16×16の小ブロックSb1(図2参照)に対する小ブロックフルペル予測ステップS45と予測方向選択ステップS46との処理順序について説明する。

【0131】

図5(a)は、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とを逐次処理する場合の処理フローを示している。詳しい説明は、図2を用いて上記実施形態において行ったので省略する。

【0132】

図5(b)は、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とを並列処理する場合の処理フローを示している。ここでは、前方向予測ステップS451と後方向予測ステップS455とそれぞれの符号化コストの比較が並列実行される。具体的には、エンコーダ1のメモリ26に前方向予測ステップS451および後方向予測ステップS455のために2枚の参照ピクチャを格納し、並列に動き推定および符号化コスト計算を実行する。最初の数回のコスト計算の最良値を比較し、符号化コストが大きい参照方向の動き推定を打ち切る。

【0133】

通常、動き推定では、有望な探索開始位置と、その周辺について符号化コスト計算を行い、その中で一番良い候補を選択する。この際、符号化コストの計算は、10回から10

00回行われる。本発明の場合、予測方向の選択に不必要な動き推定処理を途中で打ち切ることができ、フルペル予測の処理量を削減することが可能となる。

【0134】

ここで、メモリ26の割り当て量を、1枚の参照ピクチャを格納する場合と同じにするため、画素情報の間引かれた2枚の参照ピクチャを用いて、動き推定することとしても良い。

【0135】

また、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とは、それぞれの小ブロックごとに並列処理されるだけでなく、全ての小ブロックについて並列処理されるものであっても良い。

【0136】

図6を用いて、16×16の画像ブロックを4種類の分割方法で分割した場合の全ての小ブロックSb1～Sb9に対する、小ブロックフルペル予測ステップS45と予測方向選択ステップS46との処理順序について説明する。

【0137】

図6では、全ての小ブロックSb1～Sb9に対する、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とが並列実行されている。また、図5(b)を用いて説明したように、それぞれの小ブロックごとに、不必要な予測方向への動き推定の処理が打ち切られる。さらに、小ブロックごとの符号化コストの比較により、符号化コストが小さくならない小ブロックについての動き推定の処理が打ち切られる。

【0138】

すなわち、小ブロックごとに、不要な予測方向への動き推定処理を打ち切るだけでなく、分割方法の選択に不要な小ブロックへの動き推定処理も打ち切ることが可能となる。これにより、不必要な動き推定処理をさらに削減することが可能となり、フルペル予測の処理量をさらに削減することが可能となる。

【0139】

(1-3)

上記実施形態において、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とは、小ブロックごとに逐次処理されるものであってもよい。

【0140】

図7を用いて、16×16の画像ブロックを2つに分割した16×8の小ブロックSb2、Sb3(図22参照)に対する小ブロックフルペル予測ステップS45と予測方向選択ステップS46との処理順序について説明する。

【0141】

小ブロックフルペル予測ステップS45と予測方向選択ステップS46とが逐次処理される場合(図7(a)参照)、前方向予測ステップS452、後方向予測ステップS456、および小ブロックごとの予測方法選択ステップS46である小ブロック予測方法選択ステップS463は、以下の順番で行われる。小ブロックSb2についての前方向予測ステップS452'、小ブロックSb2についての後方向予測ステップS456'、小ブロックSb3についての前方向予測ステップS452''、小ブロックSb3についての後方向予測ステップS456''、小ブロックSb2についての予測方法選択ステップS462'、小ブロックSb3についての小ブロック予測方法選択ステップS462''の順である。

【0142】

一方、小ブロックフルペル予測ステップS45と予測方向選択ステップS46とが、小ブロックごとに逐次処理される場合には(図7(b)参照)、まず、小ブロックSb2についての処理が行われ、その後、小ブロックSb3についての処理が行われる。すなわち、まず、小ブロックSb2についての前方向予測ステップS452'、後方向予測ステップS456'、小ブロック予測方法選択ステップS462'が行われる。その後、小ブロックSb3についての前方向予測ステップS452''、後方向予測ステップS456''、

小ブロック予測方法選択ステップS462”が行われる。また、この際に、小ブロックごとの処理は、(1-2)で説明したように、並列処理されてもよい。例えば、小ブロック1についての前方向予測ステップS452”、後方向予測ステップS456”、小ブロック予測方法選択ステップS462”が並列実行されても良い。

【0143】

(1-4)

図8及び図9を用いてフルペル予測部13の変形例について説明する。図8は、画像ブロックについての符号化モード決定の処理フローを示すブロック図である。図8の画像ブロックについての符号化モード決定の処理フローは、フルペル予測部13により実行されるフルペル予測ステップS41’と、分割方法候補選択部14により実行される分割方法候補選択ステップS42’とを備えている。

【0144】

フルペル予測ステップS41’は、小ブロックフルペル予測ステップS45と、符号化コスト換算ステップS66とを備えている。

【0145】

小ブロックフルペル予測ステップS45は、 16×16 の画像ブロックを4種類の分割方法候補により分割した $M \times N$ ($(M, N) = (16, 16), (16, 8), (8, 16), (8, 8)$)の小ブロックSb1~Sb9(図22参照)のそれぞれに対して、整数画素精度の動き推定を行い、小ブロック毎の符号化コストおよび動きベクトルを導出する。具体的には、それぞれの小ブロックSb1~Sb9に対して、前方向予測ステップS451~ステップS454および後方向予測ステップS455~ステップS458が行われている。すなわち、前方向予測ステップS451~ステップS454および後方向予測ステップS455~ステップS458では、それぞれの分割方法候補により分割された小ブロックの個数に応じた回数の処理が行われている。図8では、この回数を処理ブロックからの矢印の本数で表している。

【0146】

符号化コスト換算ステップS66は、前方向予測ステップS451~ステップS454の符号化コストと後方向予測ステップS455~ステップS458の符号化コストを、それぞれ個別に、画像ブロック単位に換算する。具体的には、画像ブロック単位に換算した換算値とは、小ブロックフルペル予測ステップS45によって得られた各小ブロックの各予測符号の符号化コストに、当該パーティションの分割数を乗じた値である。

【0147】

分割方法候補選択ステップS42’は、符号化コスト導出ステップS47が導出した画像ブロック単位での符号化コストを比較し、符号化コストが小さい2種類の分割方法候補を選択する。

【0148】

図9を用いて、フルペル予測ステップS41’と分割方法候補選択ステップS42’との処理について詳しい説明を加える。なお、上述の様に、フルペル予測ステップS41’は、小ブロックフルペル予測ステップS45と、符号化コスト換算ステップS66とを備えている。

【0149】

小ブロックフルペル予測ステップS45は、小ブロックSb1~Sb9の全てに対して、整数画素精度の前方向予測(図9では、fwと記載)と後方向予測(図9では、bwと記載)と双方向予測(図9では、bid)を行い、それぞれの参照方向に対する符号化コストを導出する。図9では、それぞれの符号化コストを例示している。例えば、小ブロックSb1では、前方向予測の符号化コストが(40)、後方向予測の符号化コストが(70)である。

【0150】

符号化コスト換算ステップS66は、前方向予測ステップS451~ステップS454の符号化コストと後方向予測ステップS455~ステップS458の符号化コストとを、

それぞれ個別に、画像ブロック単位の符号化コストに換算する。具体的には、S b 1 の f w、b w、b i d の符号化コストは1倍し、S b 2 ~ S b 5 の f w、b w、b i d の符号化コストは2倍し、S b 6 ~ S b 9 の F W、b w、b i d の符号化コストは4倍する。

【0151】

上記実施形態では、図10(a)に示すように、フルペル予測ステップS 4 1' を実行するフルペル予測部13は、それぞれの小ブロックS b 1 ~ S b 9 に対して、前方向予測ステップS 4 5 1 ~ S 4 5 4 および後方向予測ステップS 4 5 5 ~ S 4 5 8 のみを実行すると説明した(以下、第1フルペル予測方法という)。ここで、フルペル予測ステップS 4 1' は、さらに双方向予測を実行し符号化コストを導出するものであっても良い(以下、第2フルペル予測方法という)。また、前方向予測ステップS 4 5 1 ~ S 4 5 4 および後方向予測ステップS 4 5 5 ~ S 4 5 8 により導出された符号化コストから双方向予測を実行した場合の符号化コストを推定するものであっても良い(以下、第3フルペル予測方法という)。

【0152】

分割方法候補選択ステップS 4 2' では、フルペル予測ステップS 4 1' により導出された画像ブロック単位での符号化コストを比較し、符号化コストが小さい2種類の分割方法候補を選択する。図9では、16×16の分割方法のf w (符号化コスト(40)) および16×16の分割方法のb w (符号化コスト(70)) が分割方法候補として選択される。

【0153】

〈エンコーダ1の効果〉

エンコーダ1では、分割方法候補選択ステップS 4 2' において、フルペル予測ステップS 4 1' が導出した画像ブロック単位での符号化コストを比較し、符号化コストが小さい2種類の分割方法候補を選択しているため、全ての小ブロックS b 1 ~ S b 9 についてサブペル予測を行う必要が無い。このため、サブペル予測の回数を削減でき、処理量を低減することが可能となる。また、必要な小ブロックにはサブペル予測を行うため、符号化効率を維持することが可能となる。

【0154】

特に、この実施形態では、前記実施形態とは異なり、分割方法候補選択ステップS 4 2' までに各分割方法の予測方向が絞り込まれておらず、すなわち各分割方法の各予測方向ごとにそれぞれ符号化コストが分割方法候補選択ステップS 4 2' での比較の対象となっている。言い換えると、フルペル予測部13が小ブロックのピクチャ参照方向ごとの符号化コストを画像ブロック単位に換算して符号化モードを導出するため、一つの小ブロックにおいて異なるピクチャ参照方向の符号化モードも分割方法候補選択ステップS 4 2' での比較対象となる。そのため、図9に示す実施形態の画像ブロック場合は、最小の符号化コストである16×16の分割方法のf w (符号化コスト(40)) および16×16の分割方法のb w (符号化コスト(70)) が2種類の分割方法候補として選択される。この実施形態の画像ブロックに対して前記実施形態の装置を適用した場合は、フルペル予測ステップS 4 1' において16×16の分割方法についてはb w が放棄されるため、例えば第2候補として16×8分割(s b 2 がb i dで、s b 3 がb i dであり、符号化コストが77)が選択されてしまう。

【0155】

なお、図10(b)に示すように、符号化コスト換算ステップS 6 6 を小ブロックフルペル予測ステップS 4 5 内で行ってもよい。例えば、符号化換算処理は2倍や4倍といった簡単な計算であるため、符小ブロックフルペル予測ステップS 4 5 内にマージしてもよい。また、換算値は、小ブロックフルペル予測ステップS 4 5 中に1探索位置ごとに算出してもよいし、小ブロックフルペル予測ステップS 4 5 後に求めてもよい。

【0156】

(2) 分割方法候補選択部14の変形例

分割方法候補選択ステップS 4 2' が選択する分割方法候補は、2種類に限られない。4

種類の分割方法候補のうち、1～3種類の分割方法候補を選択するものであれば良い。

【0157】

(3) サブペル予測部15の変形例
(3-1)

上記実施形態では、サブペル予測ステップS43は、分割方法候補選択ステップS42において選択された2種類の分割方法候補により分割された小ブロックのそれぞれについて、前方向予測、後方向予測、および双方向予測の3種類の予測方向へのサブペル予測を行うと説明した。

【0158】

ここで、サブペル予測ステップS43は、フルペル予測ステップS41の動き推定の結果に基づいて、各分割候補において3種類の予測方向のうち実際に行うものを決定し、決定したものについてのみサブペル予測を行っても良い。この変形例としてのサブペル予測ステップS43は、分割方法候補選択ステップS42で選択された分割方法候補により分割された小ブロックについてのサブペル予測の予測方向を判断する。

【0159】

より具体的には、以下の3つのケースにより予測方向が判断される。第1のケースは、前方向予測の符号化コストと後方向予測の符号化コストとがほぼ一致する場合である。この場合、前方向予測、後方向予測、および双方向予測の3種類の予測方向について、非整数画素精度の動き推定が実行される。また、この場合に、前方向予測および後方向予測の2種類の予測方向についてのみ、非整数画素精度の動き推定が実行されてもよい。

【0160】

第2のケースは、第1のケース以外で、前方向予測の符号化コストが後方向予測の符号化コストよりも小さい場合である。この場合、前方向予測による非整数画素精度の動き推定が実行され、後方向予測および双方向予測による非整数画素精度の動き推定は実行されない。

【0161】

第3のケースは、第1のケース以外で、前方向予測の符号化コストが後方向予測の符号化コストよりも大きい場合である。この場合、後方向予測による非整数画素精度の動き推定が実行され、前方向予測および双方向予測による非整数画素精度の動き推定は実行されない。

【0162】

第2及び第3のケースのように前方向予測と後方向予測の符号化コストが異なる場合は符号化コストが小さい方のみを選択するのは、一方の符号化コストが大きい場合は双方向予測で符号化コストが小さくなることが期待できないからである。

【0163】

以上に述べたように、上記3つのケースの判断により、必要な参照方向を参照して非整数画素精度の動き推定を実行することが可能であるため、サブペル予測の処理量を削減でき、サブペル予測の処理時間を短縮可能となる。

【0164】

(3-2)

上記(3-1)の判断に加えて、サブペル予測ステップS43は、分割方法候補選択ステップS42において選択された分割方法候補のうちのさらに一部の分割方法候補に対してサブペル予測を行うものであってもよい。すなわち、この場合は、分割方法候補選択ステップS42において選択された分割方法候補でもサブペル予測が行われなかったものが発生する。つまり、複数の符号化モードから選択された一部の符号化モードの全部についてサブペル予測を行う必要がなく、処理量を削減できる。また、処理量を一定に保つように一部の符号化モードのうちの少なくとも一部の符号化モードを選択することも可能となる。

【0165】

例えば、上記(3-1)で判断された予測方向に基づいて、サブペル予測の対象となる小ブロックごとの必要処理量が推定される。さらに、画像ブロック全体についての必要処

理量の合計が、画像ブロックのサブペル予測に割り当てられた処理余裕量を超えないように、サブペル予測を行う小ブロックの候補を絞り込む。このため、サブペル予測ステップ S 4 3 は分割方法候補選択ステップ S 4 2 によって選択された符号化モード（具体的には、分割方法候補）の全てを選択しないこともあり得るが、その場合でも符号化コストが低い分割方法候補は選択されているため問題が少ない。

【0166】

より具体的には、図 11 のサブペル予測の動作処理フローを用いて説明する。なお、説明の都合上、 16×16 の小ブロック S b 1 の 1 予測方向あたりの必要処理量を [4]、 16×8 、 8×16 の小ブロック S b 2 ~ S b 5 の必要処理量をそれぞれ [2]、 8×8 の小ブロック S b 6 ~ S b 9 の必要処理量をそれぞれ [1] として説明を行う。小ブロックの 1 予測方向あたりのサブペル予測の必要処理量は、小ブロックの画素数に比例するためである。

【0167】

処理は、画像ブロック単位で行われる（ステップ S 3 0 ~ ステップ S 3 7）。まず、 16×16 の画像ブロックのサブペル予測に割り当てられた処理量が処理余裕量として設定される（ステップ S 3 0）。次に、分割方法候補毎の処理が行われる（ステップ S 3 1 ~ ステップ S 3 7）。

【0168】

分割方法候補毎の処理は、分割方法候補選択ステップ S 4 2 において選択された分割方法候補のうち、フルペル予測による符号化コストが小さいものから順番に行われる。まず、(3-1) で説明した方法により、小ブロックごとのサブペル予測の予測方向が選択され、小ブロックごとのサブペル予測の必要処理量が推定される。さらに、推定された小ブロックごとの必要処理量は、分割方法候補単位で合計され、分割方法候補全体の必要処理量が算出される（ステップ S 3 1）。

【0169】

例えば、 16×8 の小ブロック S b 2 に対して、1 方向の予測方向が選択された場合には（例えば、(3-1) の第 2 のケースまたは第 3 のケース）、小ブロック S b 2 の 1 予測方向あたりの必要処理量 [2] に、予測方向から定まる定数 [1] を乗じた値 [2] が小ブロック S b 2 の必要処理量として算出される。また、3 方向の予測方向が選択された場合には（例えば、(3-1) の第 1 のケース）、小ブロック S b 2 の 1 予測方向あたりの必要処理量 [2] に、予測方向から定まる定数 [2] を乗じた値 [4] が小ブロック S b 2 の必要処理量として算出される。ここで、3 方向の予測方向が選択されている場合に予測方向から定まる定数を [2] としている理由は、双方向予測については、動き推定処理は行わず、前方向予測および後方向予測の結果を利用した予測を行うことができるからである（図 4 (b) 又は (c) で説明した方法をサブペル予測に利用可能である。）。このようにして推定した小ブロック毎の必要処理量は、分割方法単位で合計され、分割方法候補の必要処理量が算出される。

【0170】

算出された必要処理量は、ステップ S 3 0 で設定された処理余裕量と比較され、必要処理量が処理余裕量より大きくない場合には、処理余裕があると判定される（ステップ S 3 2）。

【0171】

処理余裕があると判定された場合には、(3-1) で選択された予測方向に対する小ブロックごとのサブペル予測が行われる（ステップ S 3 3）。さらに、処理余裕量と分割方法候補の必要処理量との差が処理余裕量として設定され、次の分割方法候補に対する処理が開始される。

【0172】

処理余裕が無いと判定された場合には、フルペル予測に基づいて最小の符号化コストを示すと判断される 1 つの予測方向が小ブロック毎に選択され（ステップ S 5 5）、小ブロックごとの必要処理量が分割方法候補単位で合計され、分割方法候補の必要処理量が算出

される(ステップS35)。例えば、 16×8 の小ブロックSb2, Sb3に対して、小ブロックSb2, Sb3の1予測方向あたりの必要処理量[2]が合計され、 16×8 の分割方法候補の必要処理量が[4]と算出される。算出された必要処理量は、ステップS30で設定された処理余裕量と比較され、必要処理量が処理余裕量より小さい場合には、処理余裕があると判定される(ステップS36)。

【0173】

処理余裕があると判定された場合には、フルペル予測に基づいて最小の符号化コストを示すと判断される1つの予測方向に対するサブペル予測が行われる(ステップS37)。さらに、処理余裕量とステップS35で算出された分割方法候補の必要処理量との差が処理余裕量として設定され(ステップ34)、次の分割方法候補に対する処理が開始される。

【0174】

ステップS36で処理余裕がないと判定された場合には、サブペル予測は行わず、次の画像ブロックの処理を開始する。

【0175】

(3-2-1)

次に、図12を用いて、第1の具体例を説明する。この具体例では、分割方法候補選択ステップ42において、第1候補として 16×16 分割方法(符号化コスト(40))が選択され、第2候補として 16×8 分割方法(符号化コスト(43))が選択されている。

【0176】

図12に示すように、処理は、画像ブロック単位で行われる(ステップS30～ステップS37)。まず、 16×16 の画像ブロックのサブペル予測に割り当てられた処理量が処理余裕量[8]として設定される(ステップS30)。次に、分割方法候補毎の処理が行われる(ステップS31～S37)。

【0177】

分割方法候補毎の処理は、分割方法候補選択ステップS42において選択された分割方法候補のうち、フルペル予測による符号化コストが小さいものから順番に行われる。

【0178】

最初は、 16×16 の分割方法(符号化コスト(40))が対象になる。具体的には、 16×16 の分割方法において、まず、(3-1)で説明した方法により、小ブロックSb1のサブペル予測の予測方向が選択される。この場合は、第2のケースであり、前方向予測fwの符号化コストが後方向予測bwの符号化コストよりも小さい場合である。そのため、前方向予測による非整数画素精度の動き推定が実行され、後方向予測および双方向予測による非整数画素精度の動き推定は実行されない。この結果、小ブロックSb1のサブペル予測の必要処理量[4]が推定される。さらに、 16×16 の分割方法の必要処理量[4]が算出される(ステップS31)。

【0179】

算出された必要処理量[4]は、ステップS50で設定された処理余裕量[8]と比較され、必要処理量[4]が処理余裕量[8]より大きくないため、処理余裕があると判定される(ステップS32)。

【0180】

この場合は、(3-1)で選択された予測方向(fw)に対する小ブロックSb1のサブペル予測が行われる(ステップS33)。さらに、処理余裕量[8]と分割方法候補の必要処理量[4]との差が処理余裕量[4]として設定される(ステップS34)。

【0181】

次に、 16×8 の分割方法(符号化コスト(42))が対象になる。具体的には、 16×8 の分割方法において、まず、(3-1)で説明した方法により、第2のケースとして小ブロックSb2のサブペル予測の予測方向が選択され(fw)、小ブロックSb2のサブペル予測の必要処理量[2]が推定される。また、第3のケースとして小ブロックSb

3 のサブペル予測の予測方向が選択され (b w)、小ブロック S b 3 のサブペル予測の必要処理量 [2] が推定される。さらに、推定された小ブロック S b 2 の必要処理量 [2] と小ブロック S b 3 の必要処理量 [2] は合計され、 16×8 の分割方法候補の必要処理量 [4] が算出される (ステップ S 3 1)。

【0182】

算出された必要処理量 [4] は、ステップ S 3 4 で設定された処理余裕量 [4] と比較され、必要処理量 [4] が処理余裕量 [4] より大きくないため、処理余裕があると判定される (ステップ S 3 2)。

【0183】

この場合は、(3-1) で選択された予測方向 (f w) に対する小ブロック S b 2 のサブペル予測が行われ、さらに (3-1) で選択された予測方向 (b w) に対する小ブロック S b 3 のサブペル予測が行われる (ステップ S 3 3)。

【0184】

さらに、処理余裕量 [4] とステップ 3 5 で算出された分割方法候補の必要処理量 [4] との差が処理余裕量として設定されるが (ステップ S 3 4)、その値が [0] になったので、次の分割方法候補に対する処理は行わない。

【0185】

(3-2-2)

次に、図 13 を用いて、第 2 の具体例を説明する。この具体例では、分割方法候補選択ステップ 4 2 において、第 1 候補として 16×16 分割方法 (符号化コスト (40)) が選択され、第 2 候補として 16×8 分割方法 (符号化コスト (43)) が選択されている。

【0186】

図 13 に示すように、処理は、画像ブロック単位で行われる (ステップ S 3 0 ~ S 3 7)。まず、 16×16 の画像ブロックのサブペル予測に割り当てられた処理量が処理余裕量 [8] として設定される (ステップ S 3 0)。次に、分割方法候補毎の処理が行われる (ステップ S 3 1 ~ ステップ S 3 7)。

【0187】

分割方法候補毎の処理は、分割方法候補選択ステップ S 4 2 において選択された分割方法候補のうち、フルペル予測による符号化コストが小さいものから順番に行われる。

【0188】

最初は、 16×16 の分割方法 (符号化コスト (40)) が対象になる。具体的には、 16×16 の分割方法において、まず、(3-1) で説明した方法により、小ブロック S b 1 のサブペル予測の予測方向が選択される。第 1 のケースであり、前方向予測 f w の符号化コストと後方向予測の符号化 b w コストとがほぼ一致している。そのため、前方向予測 f w および後方向予測 b w の 2 種類の予測方向について、非整数画素精度の動き推定が実行される。その結果、小ブロック S b 1 の前方向予測 f w のサブペル予測の必要処理量 [4] と、小ブロック S b 1 の後方向予測 b w のサブペル予測の必要処理量 [4] とが推定される。推定された小ブロック S b 1 ごとの必要処理量 [4] は、分割方法候補単位で合計され、分割方法候補の必要処理量 [8] が算出される (ステップ S 3 1)。

【0189】

算出された必要処理量 [8] は、ステップ S 3 0 で設定された処理余裕量 [8] と比較され、必要処理量 [8] が処理余裕量 [8] より大きくないため、処理余裕があると判定される (ステップ S 3 2)。

【0190】

この場合は、(3-1) で選択された予測方向 (f w) に対する小ブロック S b 1 のサブペル予測が行われ、さらに予測方向 (b w) に対する小ブロック S b 1 のサブペル予測が行われる (ステップ S 3 3)。

【0191】

さらに、処理余裕量 [8] とステップ 5 5 で算出された分割方法候補の必要処理量 [8]

】との差が処理余裕量として設定されるが（ステップS34）、その値が[0]になったので、次の分割方法候補に対する処理は行わない。

【0192】

この具体例では、 16×8 分割方法（符号化コスト（42））は、分割方法候補選択ステップS42において選択された分割方法候補であるにもかかわらず、サブペル予測が行われない。

【0193】

（3-2）の効果

このサブペル予測部15では、サブペル予測の処理量を制御することが可能となる。特に、処理量を最小にする制御を行うと、ソフトウェアエンコーダの場合には、処理時間の短縮化の効果が、ハードウェアエンコーダの場合には、消費電力削減の効果がある。また、リアルタイムエンコーダのように、処理時間を一定にしなければならない場合には、余裕分の処理量をその他の候補に配分することで、圧縮性能を上げることも可能となる。

【0194】

〔第2実施形態〕

図14及び図15を用いて、本発明の第2実施形態としてのエンコーダについて説明する。

【0195】

図14は、本発明の第2実施形態としてのエンコーダ60の構造を説明するブロック図である。エンコーダ60は、例えば、入力画像信号30をMPEG-4符号化し、符号化画像信号31として出力する画像符号化装置であり、パーソナルコンピュータ（PC）、携帯電話などにおいて備えられる。また、AVCにおいて導入された画像ブロックペア73という単位で入力画像信号30を符号化する装置である（図27参照）。

【0196】

〈エンコーダ1の構成〉

図14に示すエンコーダ60は、入力画像信号30のイントラ予測を行うイントラ予測部61と、入力画像信号30のインター予測を行うインター予測部62と、符号化モード決定部63と、イントラ予測およびインター予測の予測結果を切り換える切換部64と、切換部64の出力を符号化して符号化画像信号31を出力する符号化部5と、入力画像信号30のローカルデコード信号32を作成する参照画像作成部6とを備えている。

【0197】

イントラ予測部61は、図示しない制御部により制御され、符号化ピクチャ構造決定部67が決定したピクチャ構造のブロック（フィールド構造ブロックまたはフレーム構造ブロック）についてイントラ予測を行う。その結果、イントラ予測部61は、入力画像信号30を画像ブロック毎にイントラ予測し、イントラ予測結果を切換部4に出力する。

【0198】

インター予測部62は、入力画像信号30を第1の入力とし、ローカルデコード信号32を第2の入力として、インター予測結果を切換部4に出力する。さらに、インター予測部62は、インター予測結果のうち、動きベクトルなど符号化にかかる情報を第2の出力として符号化部5に出力する。

【0199】

インター予測部3は、入力画像信号30を第1の入力、ローカルデコード信号32を第2の入力とし、動き推定を行う動き推定部65と、動き推定部65の出力を第1の入力、ローカルデコード信号32を第2の入力とし、予測画像を出力する予測画像作成部11と、入力画像信号30を第1の入力、予測画像作成部11の出力を第2の入力とする減算部12とから構成されている。動き推定部65は、動き推定を行い、符号化コスト導出する。また、動き推定部65の出力のうち、動きベクトルや符号化モードなどの符号化情報は、可変長符号化部22の入力にも与えられる。

【0200】

切換部 4 は、イントラ予測結果を第 1 の入力、インター予測結果を第 2 の入力とし、符号化モード決定部 6 3 からの切換信号に従って、いずれかの入力を符号化部 5 に出力する。

【0201】

符号化部 5 及び参照画像作成部 6 の構造及び機能は前記実施形態と同様であるため、ここでは説明を省略する。

【0202】

符号化モード決定部 6 3 は、符号化ピクチャ構造決定部 6 7 と、イントラ／インター決定部 6 8 とを有している。符号化ピクチャ構造決定部 6 7 は、動き推定部 6 5 からの符号化コスト情報を入力としている。符号化ピクチャ構造決定部 6 7 は、トップ・ボトムについての符号化コストを、符号化ピクチャ構造毎に合計し、符号化ピクチャ構造を決定する。符号化ピクチャ構造決定部 6 7 は、決定した符号化ピクチャ構造をイントラ／インター選択部 6 8 に出力する。

【0203】

イントラ／インター選択部 6 8 は、イントラ予測部 6 1 からのイントラ予測の符号化コストと、インター予測部 6 2 からのインター予測の符号化コストを入力としている。イントラ／インター選択部 6 8 は、イントラ予測とインター予測の符号化コストを比較し、符号化モードを決定する。イントラ／インター選択部 6 8 は、この結果を切換部 6 4 に通知する。この結果、切換部 6 4 が動作する。

【0204】

なお、制御部は、符号化モード決定部 6 3 が備えていても良い。

【0205】

図 15 は、符号化モード決定（画像ブロックペアについての符号化ピクチャ構造決定と符号化予測方式決定）の処理フローを示すブロック図である。図 15 の処理フローは、動き推定部 6 5 によるインター予測ステップ S 5 1 と、符号化ピクチャ構造決定部 6 7 による符号化ピクチャ構造決定ステップ S 5 2 と、イントラ予測部 6 1 によるイントラ予測ステップ S 5 3 と、イントラ／インター選択部 6 8 による符号化予測方式決定ステップ S 5 4 とを備えている。

【0206】

インター予測ステップ S 5 1 は、画像ブロックペア 7 3 のフィールド構造ブロックペア 7 5、7 6 およびフレーム構造ブロックペア 7 7、7 8 についての動き推定結果を導出する（図 27 参照）。具体的には、インター予測ステップ S 5 1 は、フレーム構造トップ MB 7 7 についての第 1 インター予測ステップ S 5 1 1 とボトム MB 7 8 についての第 2 インター予測ステップ S 5 1 2 とを備えている。第 1 インター予測ステップ S 5 1 1 は、フレーム構造トップ MB 7 7 に対してインター予測を行い、符号化コスト（cost top0）を導出する。第 2 インター予測ステップ S 5 1 2 は、フレーム構造ブロックペアのボトム MB 7 8 に対してインター予測を行い、符号化コスト（cost bot0）を導出する。各符号化コスト cost top0、cost bot0 は符号化ピクチャ構造決定ステップ S 5 2 に送られる。さらに各符号化コスト cost top0、cost bot0 が合計され、フレーム構造ブロックペア 7 7、7 8 の符号化コスト cost0 が得られ、それが符号化ピクチャ構造決定ステップ S 5 2 に送られる。なお、この実施形態では、cost top0 は 1500 であり、cost bot0 は 1300 であり、cost0 は 2800 である。インター予測ステップ S 5 1 は、フィールド構造ブロックペア 7 5、7 6 のトップ MB 7 5 についての第 3 インター予測ステップ S 5 1 3 と、ボトム MB 7 6 についての第 4 インター予測ステップ S 5 1 4 とをさらに備えている。第 3 インター予測ステップ S 5 1 3 は、フィールド構造ブロックペア 7 5、7 6 のトップ MB 7 5 に対してインター予測を行い、符号化コスト（cost topl）を導出する。第 4 インター予測ステップ S 5 1 4 は、フィールド構造ブロックペア 7 5、7 6 のボトム MB 7 6 に対してインター予測を行い、符号化コスト（cost bot1）を導出する。各符号化コスト cost topl、cost bot1 は符号化ピクチャ構造決定ステップ S 5 2 に送られる。さらに各符号化コスト cost topl、cost bot1 が合計され、フィールド構造ブロックペア 7 5、7 6 の符号

化コストcost1が得られ、それが符号化ピクチャ構造決定ステップS52に送られる。なお、この実施形態では、cost top1は1400であり、cost bot1は1300であり、cost 1は2700である。

【0207】

なお、第1～第4インター予測ステップS511～ステップS514は、それぞれが、 16×16 の分割方法、 16×8 の分割方法、 8×16 の分割方法、 8×8 の分割方法を含んだ動き推定動作全体を表している。つまり、第1～第4インター予測ステップS511～S514には、本発明の第1実施形態を適用できる。また、第1～第4インター予測ステップS511～ステップS514は、フルペル予測とサブペル予測の両方を行っても良いが、処理量削減のためフルペル予測だけを行っても良い。

【0208】

以上のように符号化ピクチャ構造の符号化コスト導出にはインター予測のみを行っているが、インター予測の判定の精度はイントラ予測より良いため、十分な精度が得られる。

【0209】

符号化ピクチャ構造決定ステップS52は、動き推定結果に基づいて、画像ブロックペア73の符号化ピクチャ構造を決定する。具体的には、符号化ピクチャ構造決定ステップS52は、インター予測ステップS51からのフレーム構造ブロックペア77、78の符号化コストcost0と、フィールド構造ブロックペア75、76の符号化コストcost1とを比較し、フレーム／フィールド選択を行う。この実施形態ではフィールド構造ブロックペア75、76の符号化コストcost1(2700)がフレーム構造ブロックペア77、78の符号化コストcost0(2800)より小さいため、フィールドを選択する。この結果、フィールド構造ブロックペア75、76のトップMB75のインター符号化コストcost top1とボトムMB76のインター符号化コストcost bot1が、符号化予測方式決定ステップS54に提供される。

【0210】

イントラ予測ステップS53は、決定された符号化ピクチャ構造を有するブロックペアについてのイントラ予測結果を導出する。具体的には、イントラ予測ステップS53は、トップMBについての第1イントラ予測ステップS531と、ボトムMBについての第2イントラ予測ステップS532とを備えている。第1イントラ予測ステップS531は、選択された符号化ピクチャ構造ブロックペア（この場合はフィールド構造ブロックペア75、76）のトップMB75についてイントラ符号化コストcost top2を導出し、符号化予測方式決定ステップS54に提供する。第2イントラ予測ステップS532は、選択された符号化ピクチャ構造ブロックペア（この場合はフィールド構造ブロックペア75、76）のボトムMB76についてイントラ符号化コストcost bot2を導出し、符号化予測方式決定ステップS54に提供する。なお、この実施形態では、cost top2は1500であり、cost bot2は1400である。また、イントラ予測は、処理量を減らすため、画素を間引いて精度を落とした処理であっても良いし、さらにはイントラ 4×4 を省略しても良い。

【0211】

符号化予測方式決定ステップS54は、インター予測結果とイントラ予測結果とに基づいて、決定された符号化ピクチャ構造を有するブロックペアの各ブロックに対する符号化予測方式を決定する。具体的には、符号化予測方式決定ステップS54は、トップMBについての第1符号化予測方式決定ステップS541と、ボトムMBについての第2符号化予測方式決定ステップS542とを備えている。第1符号化予測方式決定ステップS541は、符号化ピクチャ構造決定ステップS52からのトップMBのインター符号化コスト（具体的には、フィールド構造ブロックペア75、76のトップMB75のインター符号化コストcost top1）と、第1イントラ予測ステップS531からのトップMB75のイントラ符号化コストcost top2を比較し、トップMBについてのイントラ／インター選択を行う。この場合は、インター符号化コストcost top1(1400)がイントラ符号化コストcost top2(1500)より小さいため、インターが選択される。第2符号化予測方式決定ステップ

S542は、符号化ピクチャ構造決定ステップS52からのボトムMBのインター符号化コスト（具体的には、フィールド構造ブロックペア75, 76のボトムMB76のインター符号化コストcost bot1）と、第2イントラ予測ステップS532からのボトムMB76のイントラ符号化コストcost bot2を比較し、ボトムMB76についてのイントラ／インター選択を行う。この場合は、この場合は、インター符号化コストcost bot1(1300)がイントラ符号化コストcost bot2(1400)より小さいため、インターが選択される。

【0212】

なお、本実施形態ではトップMBとボトムMBで符号化予測方式（イントラ／インター）は同一になったが、異なることもある。ただし、トップMBとボトムMBで異なる符号化ピクチャ構造で符号化されることは無い。符号化ピクチャ構造決定ステップS52で符号化ピクチャ構造が決定されているからである。

【0213】

この実施形態では、イントラ予測ステップS53は符号化ピクチャ構造決定ステップS52によって決定された符号化ピクチャ構造の画像ブロックペアについてのみイントラ予測を行うため、イントラ予測ステップS53はフィールド構造ブロックおよびフレーム構造ブロックの全てについてイントラ予測を行う必要がない。このように処理負荷の高いイントラ予測の回数を減らすことができるため、画像ブロックペアの符号化予測方式を決定するための処理負荷を削減できる。

【0214】

〔第3実施形態〕

図16～図17を用いて、本発明の第3実施形態としてのエンコーダについて説明する。

【0215】

〈エンコーダ1の構成〉

図16に示すエンコーダ60は、入力画像信号30のイントラ予測を行うイントラ予測部91と、入力画像信号30のインター予測を行うインター予測部92と、符号化モード決定部93と、イントラ予測およびインター予測の予測結果を切り換える切換部94と、切換部94の出力を符号化して符号化画像信号31を出力する符号化部5と、入力画像信号30のローカルデコード信号32を作成する参照画像作成部6とを備えている。

【0216】

イントラ予測部91は、簡易なイントラ予測と複雑なイントラ予測が可能である。簡易なイントラ予測とは、例えば、圧縮画像に対するイントラ予測であり、複雑なイントラ予測とは、例えば、非圧縮画像に対するイントラ予測である。イントラ予測部91は、符号化モード決定部93内の制御部99（後述）により制御され、簡易なイントラ予測を行い、符号化コスト導出する。その結果、イントラ予測部91は、入力画像信号30を画像ブロック毎にイントラ予測し、イントラ予測結果を切換部94に出力する。

【0217】

インター予測部92は、入力画像信号30を第1の入力とし、ローカルデコード信号32を第2の入力として、インター予測結果を切換部94に出力する。さらに、インター予測部92は、インター予測結果のうち、動きベクトルなど符号化にかかる情報を第2の出力として符号化部5に出力する。

【0218】

インター予測部92は、入力画像信号30を第1の入力、ローカルデコード信号32を第2の入力とし、動き推定を行う動き推定部95と、動き推定部95の出力を第1の入力、ローカルデコード信号32を第2の入力とし、予測画像を出力する予測画像作成部11と、入力画像信号30を第1の入力、予測画像作成部11の出力を第2の入力とする減算部12とから構成されている。動き推定部95は、フルペル・インター予測もしくはサブペル・インター予測を行い、符号化コスト導出する。また、動き推定部95の出力のうち、動きベクトルや符号化モードなどの符号化情報は、可変長符号化部22の入力にも与えられる。

【0219】

切換部94は、イントラ予測結果を第1の入力、インター予測結果を第2の入力とし、符号化モード決定部93からの切換信号に従って、いずれかの入力を符号化部5に出力する。

【0220】

符号化部5及び参照画像作成部6の構造及び機能は前記実施形態と同様であるため、ここでは説明を省略する。

【0221】

符号化モード決定部93は、決定部96と、制御部99とを有している。決定部96は、イントラ／インター選択部97と、符号化ピクチャ構造決定部98とを有している。決定部96は、動き推定部95からの符号化コストと、イントラ予測部91からの符号化コストを入力としている。イントラ／インター選択部97がイントラ／インターを決定する。符号化ピクチャ構造決定部98がフィールド／フレームを決定する。制御部99が、イントラ予測部91または動き推定部95を制御して、決定された符号化ピクチャ構造の画像ブロックペア73に動き推定をさせる。つまり、制御部99は、イントラ予測部91に複雑なイントラ予測を行わさせ、または動き推定部95にサブペル・インター予測を行わさせる。制御部99は、さらに切換部94を動作させ、イントラ予測結果あるいはインター予測結果を符号化させる。

【0222】

なお、制御部は、エンコーダ90のどこかに有ればよい。符号化モード決定部93が備えていなくても良い。

【0223】

図17は、画像ブロックペア73の符号化モード決定の処理動作のフローである。この処理動作は、イントラ予測部91又は動き推定部95によって実行される簡易動き推定ステップS61と、イントラ／インター選択部97によって実行されるイントラ／インター選択ステップS62と、符号化ピクチャ構造決定部98によって実行される画像ブロックペア73の符号化ピクチャ構造決定ステップS63とを備えている。なお、符号化ピクチャ構造決定ステップS63の次には、イントラ予測部91又は動き推定部95によって実行される複雑動き推定ステップS64とを備えている。

【0224】

簡易動き推定ステップS61は、フレーム／フィールド構造のトップMB及びボトムMBに対して、フルペル・インター予測と簡易イントラ予測を行って、それらの符号化コストを導出する。簡易動き推定ステップS61は、第1～第8推定ステップS611～S618を備えている。第1推定ステップS611はフレーム構造ブロックペア77, 78のトップMB77に対してフルペル・インター予測を行い、第2推定ステップS612はフレーム構造ブロックペア77, 78のトップMB77に対して簡易・イントラ予測を行う。第3推定ステップS613はフレーム構造ブロックペア77, 78のボトムMB78に対してフルペル・インター予測を行い、第4推定ステップS614はフレーム構造ブロックペア77, 78のボトムMB78に対して簡易イントラ予測を行う。第5推定ステップS615はフィールド構造ブロックペア75, 76のトップMB75に対してフルペル・インター予測を行い、第6推定ステップS616はフィールド構造ブロックペア75, 76のトップMB75に対して簡易イントラ予測を行う。第7推定ステップS617はフィールド構造ブロックペア75, 76のボトムMB76に対してフルペル・インター予測を行い、第8推定ステップS618はフィールド構造ブロックペア75, 76のボトムMB76に対して簡易イントラ予測を行う。このように簡易動き推定ステップS61がインター予測とイントラ予測を用いてフレーム構造ブロックペア77, 78及びフィールド構造ブロックペア75, 76の符号化コストを導出するため、インター予測又はイントラ予測のいずれかで圧縮率が向上する画像ブロックペア73 (71, 72) の場合でも、圧縮率が最良となるような符号化ピクチャ構造を決定できる。

【0225】

イントラ／インター選択ステップS 6 2は、(フレーム、フィールド) * (トップ、ボトム) の4種類それぞれで、イントラ、インターの符号化コストを比較し、小さい方を選択する。

【0226】

イントラ／インター選択ステップS 6 2は、第1～第4選択ステップS 6 2 1～ステップS 6 2 4を備えている。第1選択ステップS 6 2 1は、第1推定ステップS 6 1 1及び第2推定ステップS 6 1 2の符号化コストを比較して、フレーム構造トップMB 7 7に対するイントラ／インターを選択する。この場合は、第2推定ステップS 6 1 2の符号化コスト(1300)を選択する。第2選択ステップS 6 2 2は、第3推定ステップS 6 1 3及び第4推定ステップS 6 1 4の符号化コストを比較して、フレーム構造ボトムMB 7 8に対するイントラ／インターを選択する。この場合は、第4推定ステップS 6 1 4の符号化コスト(1200)を選択する。イントラ／インターが選択されたフレーム構造トップMB 7 7の符号化コスト(1300)とボトムMB 7 8の符号化コスト(1200)は合計され、フレーム構造ブロックペア7 7, 7 8の符号化コスト(2500)が得られる。第3選択ステップS 6 2 3は、第5推定ステップS 6 1 5及び第6推定ステップS 6 1 6の符号化コストを比較して、フィールド構造トップMB 7 5, 7 6に対するイントラ／インターを選択する。この場合は、第5推定ステップS 6 1 5の符号化コスト(1400)を選択する。第4選択ステップS 6 2 4は、第7推定ステップS 6 1 7及び第8推定ステップS 6 1 8の符号化コストを比較して、フィールド構造ボトムMB 7 6に対するイントラ／インターを選択する。この場合は、第7推定ステップS 6 1 7の符号化コスト(1300)を選択する。イントラ／インターが選択されたフィールド構造トップMB 7 5の符号化コスト(1400)とボトムMB 7 6の符号化コスト(1300)は合計され、フィールド構造ブロックペア7 5, 7 6の符号化コスト(2700)が得られる。

【0227】

符号化ピクチャ構造決定ステップS 6 3は、フレーム構造ブロックペア7 7, 7 8の符号化コストとフィールド構造ブロックペア7 5, 7 6の符号化コストとを比較し、画像ブロックペア7 3のフィールド／フレームを決定する。この場合は、フレーム構造ブロックペア7 7, 7 8の符号化コスト(2500)はフィールド構造ブロックペア7 5, 7 6の符号化コスト(2700)より小さいため、フレーム構造ブロックペア7 7, 7 8が選択される。

【0228】

複雑動き推定ステップS 6 4は、決定された符号化ピクチャ構造の画像ブロックペア7 3のトップMB及びボトムMB 7 7, 7 8それぞれに対して、複雑な動き推定(サブペル／インター又は複雑イントラの一方)を行う。複雑動き推定ステップS 6 4は、第1～第4推定ステップS 6 4 1～S 6 4 4を備えている。第1推定ステップS 6 4 1は、トップMB 7 7に対するサブペル・インター予測を行う。第2推定ステップS 6 4 2は、トップMB 7 7に対する複雑イントラ予測を行う。なお、第1推定ステップS 6 4 1と第2推定ステップS 6 4 2はいずれか一方のみが実行される。第3推定ステップS 6 4 3は、ボトムMB 7 8に対するサブペル・インター予測を行う。第4推定ステップS 6 4 4は、ボトムMB 7 8に対する複雑イントラ予測を行う。なお、第3推定ステップS 6 4 3と第4推定ステップS 6 4 4はいずれか一方のみが実行される。

【0229】

以上に述べたように、簡易動き推定ステップS 6 1の簡易なインター予測・イントラ予測に基づいて、符号化ピクチャ構造決定ステップS 6 3によって、符号化モード(具体的には、符号化ピクチャ構造)を決定している。このため、符号化モードを決定するための処理量を軽減することが可能となる。

【0230】

また、符号化モードが決定された後に複雑動き推定ステップS 6 4が複雑な動き推定を行っている。このように、複雑な予測によって画像ブロックペア7 3の符号化を行うため、圧縮効率が向上する。しかも、ここでは、決定された符号化ピクチャ構造の画像ブロックペア7 3に対してのみ複雑な予測を行うため、従来より複雑な予測の回数を減らすこと

ができる。この結果、符号化効率を維持しながらも処理量を減らすことができる。

【0231】

なお、トップMBとボトムMBで異なる符号化ピクチャ構造で符号化されることは無いが、異なる符号化予測方式（イントラ／インター）で符号化されることはある。

〔第4実施形態〕

さらにここで、上記実施の形態で示した動画像符号化装置の応用例とそれを用いたシステムを説明する。

図18は、コンテンツ配信サービスを実現するコンテンツ供給システムex100の全体構成を示すブロック図である。通信サービスの提供エリアを所望の大きさに分割し、各セル内にそれぞれ固定無線局である基地局ex107～ex110が設置されている。

このコンテンツ供給システムex100は、例えば、インターネットex101にインターネットサービスプロバイダex102および電話網ex104、および基地局ex107～ex110を介して、コンピュータex111、PDA（personal digital assistant）ex112、カメラex113、携帯電話ex114、カメラ付きの携帯電話ex115などの各機器が接続される。

しかし、コンテンツ供給システムex100は図18のような組合せに限定されず、いずれかを組み合わせて接続するようにしてもよい。また、固定無線局である基地局ex107～ex110を介さず、各機器が電話網ex104に直接接続されてもよい。

カメラex113はデジタルビデオカメラ等の動画撮影が可能な機器である。また、携帯電話は、PDC（Personal Digital Communications）方式、CDMA（Code Division Multiple Access）方式、W-CDMA（Wideband-Code Division Multiple Access）方式、若しくはGSM（Global System for Mobile Communications）方式の携帯電話機、またはPHS（Personal Handyphone System）等であり、いずれでも構わない。また、ストリーミングサーバex103は、カメラex113から基地局ex109、電話網ex104を通じて接続されており、カメラex113を用いてユーザが送信する符号化処理されたデータに基づいたライブ配信等が可能になる。撮影したデータの符号化処理はカメラex113で行っても、データの送信処理をするサーバ等で行ってもよい。また、カメラex116で撮影した動画データはコンピュータex111を介してストリーミングサーバex103に送信されてもよい。カメラex116はデジタルカメラ等の静止画、動画が撮影可能な機器である。この場合、動画データの符号化はカメラex116で行ってもコンピュータex111で行ってもどちらでもよい。また、符号化処理はコンピュータex111やカメラex116が有するLSIex117において処理することになる。なお、画像符号化・復号化用のソフトウェアをコンピュータex111等で読み取り可能な記録媒体である何らかの蓄積メディア（CD-ROM、フレキシブルディスク、ハードディスクなど）に組み込んでよい。さらに、カメラ付きの携帯電話ex115で動画データを送信してもよい。このときの動画データは携帯電話ex115が有するLSIで符号化処理されたデータである。

このコンテンツ供給システムex100では、ユーザがカメラex113、カメラex116等で撮影しているコンテンツ（例えば、音楽ライブを撮影した映像等）を上記実施の形態同様に符号化処理してストリーミングサーバex103に送信する一方で、ストリーミングサーバex103は要求のあったクライアントに対して上記コンテンツデータをストリーム配信する。クライアントとしては、上記符号化処理されたデータを復号化することが可能な、コンピュータex111、PDAex112、カメラex113、携帯電話ex114等がある。このようにすることでコンテンツ供給システムex100は、符号化されたデータをクライアントにおいて受信して再生することができ、さらにクライアントにおいてリアルタイムで受信して復号化し、再生することにより、個人放送をも実現可能になるシステムである。

このシステムを構成する各機器の符号化には上記各実施の形態で示した動画像符号化装置を用いるようにすればよい。

その一例として携帯電話について説明する。

図19は、上記実施の形態で説明した動画像符号化装置を用いた携帯電話ex115を示す

図である。携帯電話ex115は、基地局ex110との間で電波を送受信するためのアンテナex201、CCDカメラ等の映像、静止画を撮ることが可能なカメラ部ex203、カメラ部ex203で撮影した映像、アンテナex201で受信した映像等が復号化されたデータを表示する液晶ディスプレイ等の表示部ex202、操作キーex204群から構成される本体部、音声出力をするためのスピーカ等の音声出力部ex208、音声入力をするためのマイク等の音声入力部ex205、撮影した動画もしくは静止画のデータ、受信したメールのデータ、動画のデータもしくは静止画のデータ等、符号化されたデータまたは復号化されたデータを保存するための記録メディアex207、携帯電話ex115に記録メディアex207を装着可能とするためのスロット部ex206を有している。記録メディアex207はSDカード等のプラスチックケース内に電氣的に書換えや消去が可能な不揮発性メモリであるEEPROM (Electrically Erasable and Programmable Read Only Memory) の一種であるフラッシュメモリ素子を格納したものである。

さらに、携帯電話ex115について図20を用いて説明する。携帯電話ex115は表示部ex202及び操作キーex204を備えた本体部の各部を統括的に制御するようになされた主制御部ex311に対して、電源回路部ex310、操作入力制御部ex304、画像符号化部ex312、カメラインターフェース部ex303、LCD (Liquid Crystal Display) 制御部ex302、画像復号化部ex309、多重分離部ex308、記録再生部ex307、変復調回路部ex306及び音声処理部ex305が同期バスex313を介して互いに接続されている。

電源回路部ex310は、ユーザの操作により終話及び電源キーがオン状態にされると、バッテリーパックから各部に対して電力を供給することによりカメラ付デジタル携帯電話ex115を動作可能な状態に起動する。

携帯電話ex115は、CPU、ROM及びRAM等である主制御部ex311の制御に基づいて、音声通話モード時に音声入力部ex205で集音した音声信号を音声処理部ex305によってデジタル音声データに変換し、これを変復調回路部ex306でスペクトラム拡散処理し、送受信回路部ex301でデジタルアナログ変換処理及び周波数変換処理を施した後にアンテナex201を介して送信する。また携帯電話機ex115は、音声通話モード時にアンテナex201で受信した受信信号を増幅して周波数変換処理及びアナログデジタル変換処理を施し、変復調回路部ex306でスペクトラム逆拡散処理し、音声処理部ex305によってアナログ音声信号に変換した後、これを音声出力部ex208を介して出力する。

さらに、データ通信モード時に電子メールを送信する場合、本体部の操作キーex204の操作によって入力された電子メールのテキストデータは操作入力制御部ex304を介して主制御部ex311に送出される。主制御部ex311は、テキストデータを変復調回路部ex306でスペクトラム拡散処理し、送受信回路部ex301でデジタルアナログ変換処理及び周波数変換処理を施した後にアンテナex201を介して基地局ex110へ送信する。

データ通信モード時に画像データを送信する場合、カメラ部ex203で撮像された画像データをカメラインターフェース部ex303を介して画像符号化部ex312に供給する。また、画像データを送信しない場合には、カメラ部ex203で撮像した画像データをカメラインターフェース部ex303及びLCD制御部ex302を介して表示部ex202に直接表示することも可能である。

画像符号化部ex312は、本願発明で説明した画像符号化装置を備えた構成であり、カメラ部ex203から供給された画像データを上記実施の形態で示した画像符号化装置に用いた符号化方法によって圧縮符号化することにより符号化画像データに変換し、これを多重分離部ex308に送出する。また、このとき同時に携帯電話機ex115は、カメラ部ex203で撮像中に音声入力部ex205で集音した音声信号を音声処理部ex305を介してデジタルの音声データとして多重分離部ex308に送出する。

多重分離部ex308は、画像符号化部ex312から供給された符号化画像データと音声処理部ex305から供給された音声データとを所定の方式で多重化し、その結果得られる多

重化データを変復調回路部ex306でスペクトラム拡散処理し、送受信回路部ex301でデジタルアナログ変換処理及び周波数変換処理を施した後にアンテナex201を介して送信する。

データ通信モード時にホームページ等にリンクされた動画像ファイルのデータを受信する場合、アンテナex201を介して基地局ex110から受信した受信信号を変復調回路部ex306でスペクトラム逆拡散処理し、その結果得られる多重化データを多重分離部ex308に送出する。

また、アンテナex201を介して受信された多重化データを復号化するには、多重分離部ex308は、多重化データを分離することにより画像データの符号化ビットストリームと音声データの符号化ビットストリームとに分け、同期バスex313を介して当該符号化画像データを画像復号化部ex309に供給すると共に当該音声データを音声処理部ex305に供給する。

次に、画像復号化部ex309は、画像データの符号化ビットストリームを上記実施の形態で示した符号化方法に対応した復号化方法で復号することにより再生動画像データを生成し、これをLCD制御部ex302を介して表示部ex202に供給し、これにより、例えばホームページにリンクされた動画像ファイルに含まれる動画データが表示される。このとき同時に音声処理部ex305は、音声データをアナログ音声信号に変換した後、これを音声出力部ex208に供給し、これにより、例えばホームページにリンクされた動画像ファイルに含まれる音声データが再生される。

なお、上記システムの例に限られず、最近では衛星、地上波によるデジタル放送が話題となっており、図21に示すようにデジタル放送用システムにも上記実施の形態の画像符号化装置を組み込むことができる。具体的には、放送局ex409では映像情報の符号化ビットストリームが電波を介して通信または放送衛星ex410に伝送される。これを受けた放送衛星ex410は、放送用の電波を発信し、この電波を衛星放送受信設備をもつ家庭のアンテナex406で受信し、テレビ（受信機）ex401またはセットトップボックス（STB）ex407などの装置により符号化ビットストリームを復号化してこれを再生する。また、記録媒体であるCDやDVD等の蓄積メディアex402に記録した符号化ビットストリームを読み取り、復号化する再生装置ex403にも上記実施の形態で示した画像復号化装置を実装することが可能である。この場合、再生された映像信号はモニタex404に表示される。また、ケーブルテレビ用のケーブルex405または衛星／地上波放送のアンテナex406に接続されたセットトップボックスex407内に画像復号化装置を実装し、これをテレビのモニタex408で再生する構成も考えられる。このときセットトップボックスではなく、テレビ内に画像復号化装置を組み込んで良い。また、アンテナex411を有する車ex412で衛星ex410からまたは基地局ex107等から信号を受信し、車ex412が有するカーナビゲーションex413等の表示装置に動画を再生することも可能である。

更に、画像信号を上記実施の形態で示した画像符号化装置で符号化し、記録媒体に記録することもできる。具体例としては、DVDディスクex421に画像信号を記録するDVDレコーダや、ハードディスクに記録するディスクレコーダなどのレコーダex420がある。更にSDカードex422に記録することもできる。レコーダex420が上記実施の形態で示した画像復号化装置を備えていれば、DVDディスクex421やSDカードex422に記録した画像信号を再生し、モニタex408で表示することができる。

なお、カーナビゲーションex413の構成は例えば図20に示す構成のうち、カメラ部ex203とカメラインターフェース部ex303、画像符号化部ex312を除いた構成が考えられ、同様なことがコンピュータex111やテレビ（受信機）ex401等でも考えられる。

また、上記携帯電話ex114等の端末は、符号化器・復号化器を両方持つ送受信型の端末の他に、符号化器のみの送信端末、復号化器のみの受信端末の3通りの実装形式が考えられる。

このように、上記実施の形態で示した動画像符号化装置を上記したいずれの機器・システ

ムに用いることは可能であり、そうすることで、上記実施の形態で説明した効果を得ることができる。

【0232】

〔全実施形態共通の変形例〕

前記実施形態では、 16×16 のマクロブロックを各分割候補によって分割したマクロブロックパーティションを小ブロックとして動き推定の単位として扱ってきた。この場合、図22に示すように、 8×8 の分割方法で得られた小ブロックをさらに 8×8 、 8×4 、 4×8 、 4×4 のサブマクロブロックパーティションに分割することができ、このサブマクロブロックパーティションを本発明の小ブロックとして本発明を適用できる。

【図面の簡単な説明】

【0233】

- 【図1】 本発明の一実施形態に係る画像符号化装置の構成図。
- 【図2】 本発明に係る動き推定部の処理フローを示す図。
- 【図3】 本発明に係る分割候補選択部による分割候補の選択方法を示す図。
- 【図4】 フルペル予測部の処理フローを示す図。
- 【図5】 フルペル予測部の処理フローを示す図。
- 【図6】 フルペル予測部の処理フローの変形例を示す図。
- 【図7】 フルペル予測部の処理フローの変形例を示す図。
- 【図8】 フルペル予測部及び分割候補選択部の処理フローの変形例を示す図。
- 【図9】 符号化コスト換算部と分割候補選択部による符号化コスト換算及び分割候補の選択方法を示す図。
- 【図10】 フルペル予測部と符号化コスト換算部の処理フローの変形例を示す図。
- 【図11】 本発明の第2実施形態に係るサブペル予測部の処理フローチャート。
- 【図12】 サブペル予測の一処理量配分例を示す図。
- 【図13】 サブペル予測の一処理量配分例を示す図。
- 【図14】 本発明の第3実施形態に係る画像符号化装置の構成図。
- 【図15】 イントラ予測部、動き推定部、符号化モード決定部の処理フローを示す図。
- 【図16】 本発明の第4実施形態に係る画像符号化装置の構成図。
- 【図17】 イントラ予測部、動き推定部、符号化モード決定部の処理フローを示す図。
- 【図18】 コンテンツ供給システムの全体構成を示すブロック図。
- 【図19】 動画像符号化方法、動画像復号化方法を用いた携帯電話の例。
- 【図20】 携帯電話のブロック図。
- 【図21】 デジタル放送用システムの例。
- 【図22】 従来のマクロブロックの分割方法候補を示す図。
- 【図23】 従来のマクロブロックの分割方法候補による符号化ピクチャと参照ピクチャとの関係を示す図。
- 【図24】 従来のマクロブロックの予測方向を示す図。
- 【図25】 従来の動き推定の処理フローを示す図。
- 【図26】 従来の動き推定の処理フローを示す図。
- 【図27】 MPEG-4 AVCにおける画像ブロックペアの概念を説明するための図。
- 【図28】 従来の符号化ピクチャ構造決定及び符号化予測方式決定の処理フローを示す図。
- 【図29】 従来技術ではないが、MPEG-4 AVCに従来の技術を適用したと想定した場合の符号化ピクチャ構造決定及び符号化予測方式決定の処理フローを示す図。

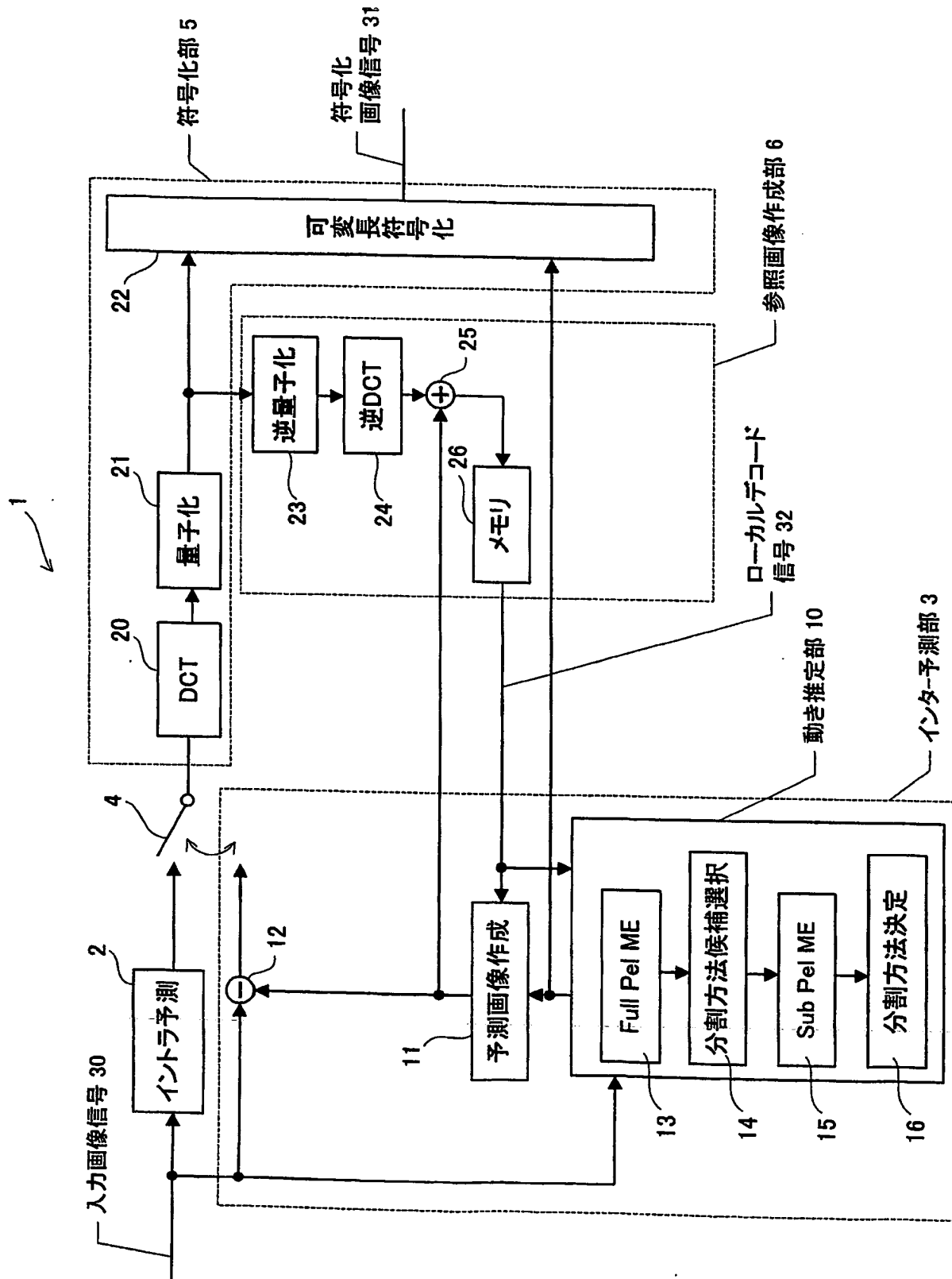
【符号の説明】

【0234】

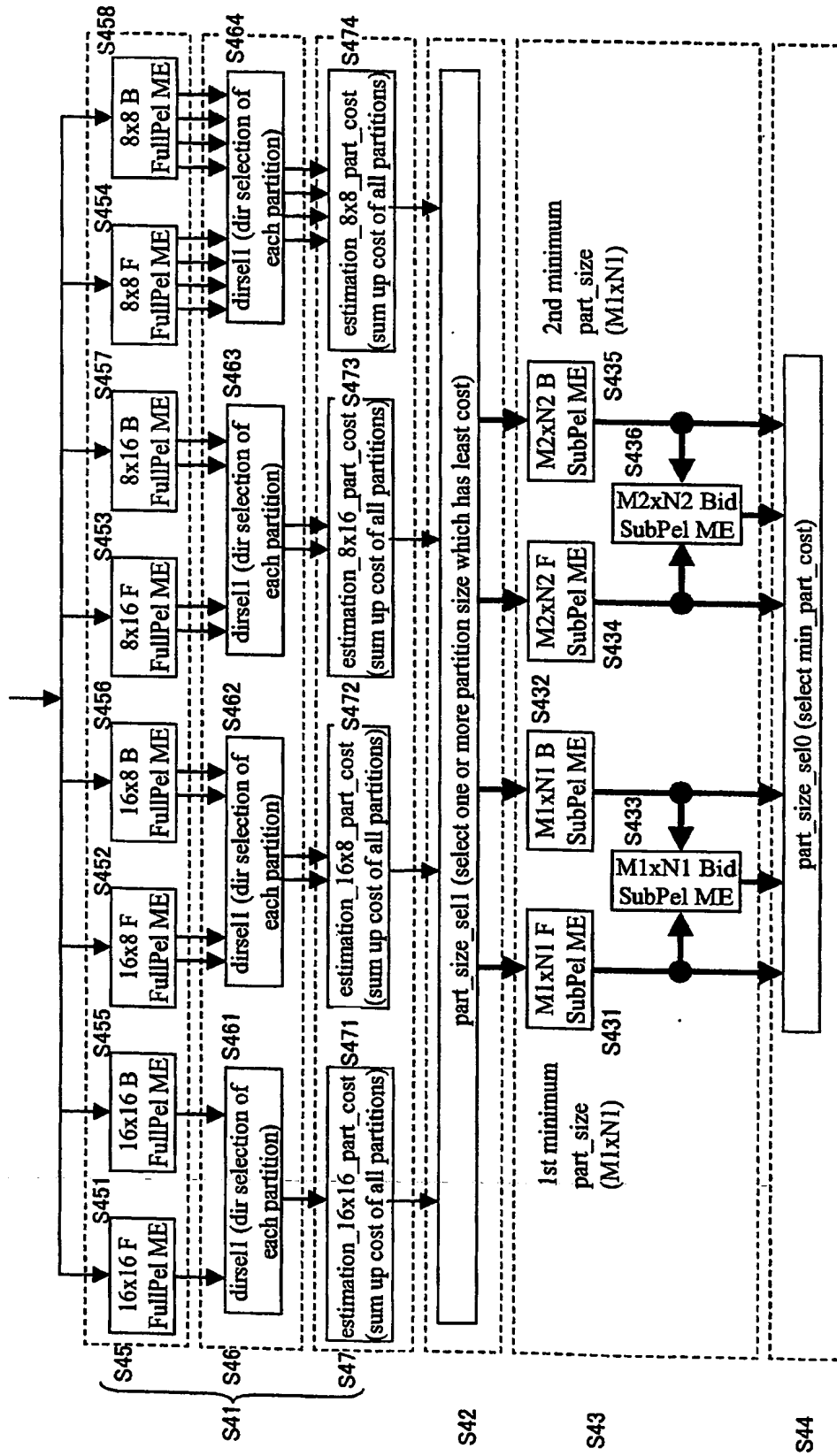
1 エンコーダ

- 2 イントラ予測部
- 3 インター予測部
- 4 切換部
- 1 0 動き推定部
- 1 3 フルペル予測部
- 1 4 分割方法候補選択部
- 1 5 サブペル予測部
- 1 6 分割方法決定部
- 6 0 エンコーダ
- 6 1 イントラ予測部
- 6 2 インター予測部
- 6 3 符号化モード決定部
- 6 4 切換部
- 6 5 動き推定部
- 6 7 符号化ピクチャ構造決定部
- 6 8 イントラ／インター選択部
- 9 1 イントラ予測部
- 9 2 インター予測部
- 9 3 符号化モード決定部
- 9 4 切換部
- 9 5 動き推定部
- 9 6 決定部
- 9 7 イントラ／インター選択部
- 9 8 符号化ピクチャ構造決定部
- 9 9 制御部

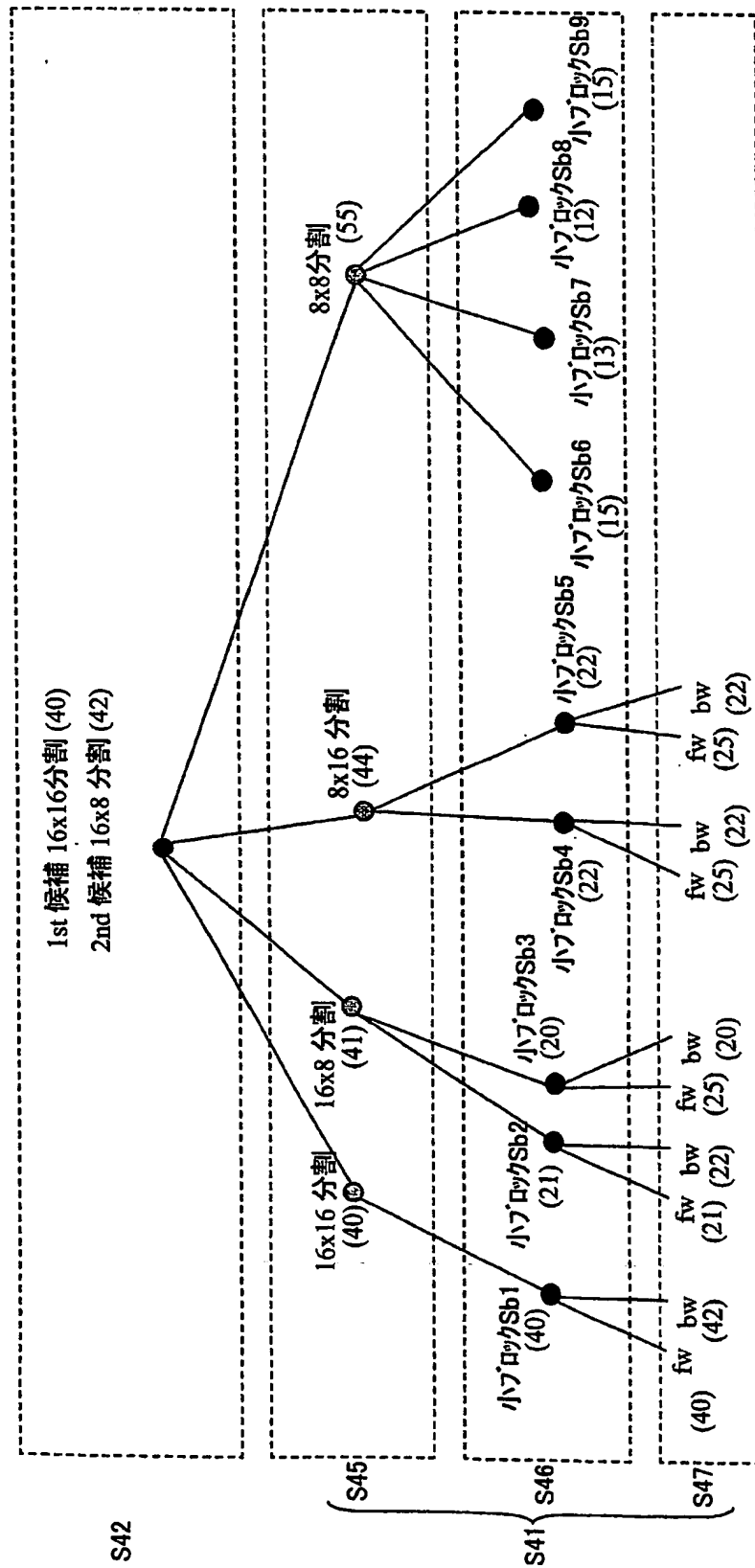
【書類名】 図面
【図 1】



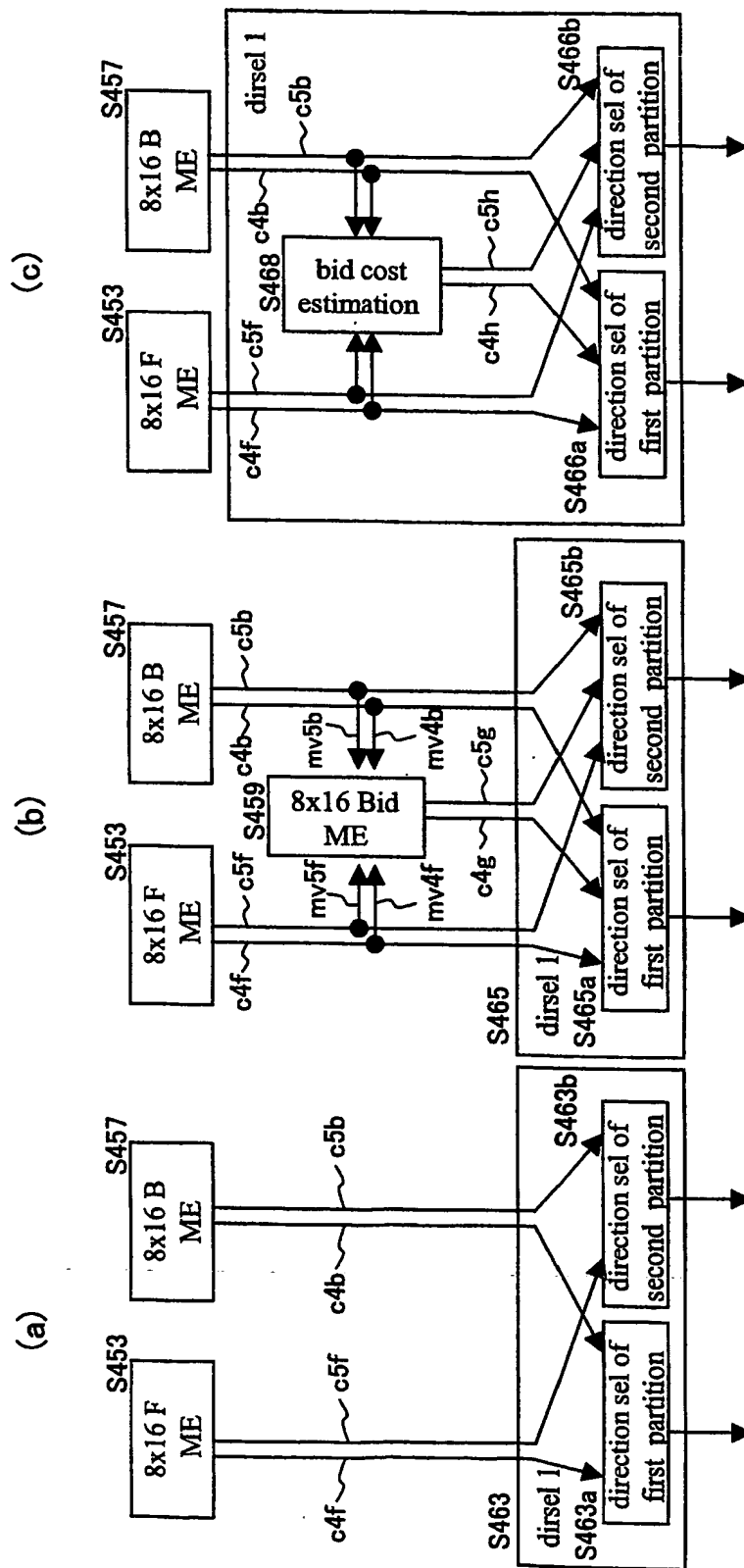
【図 2】



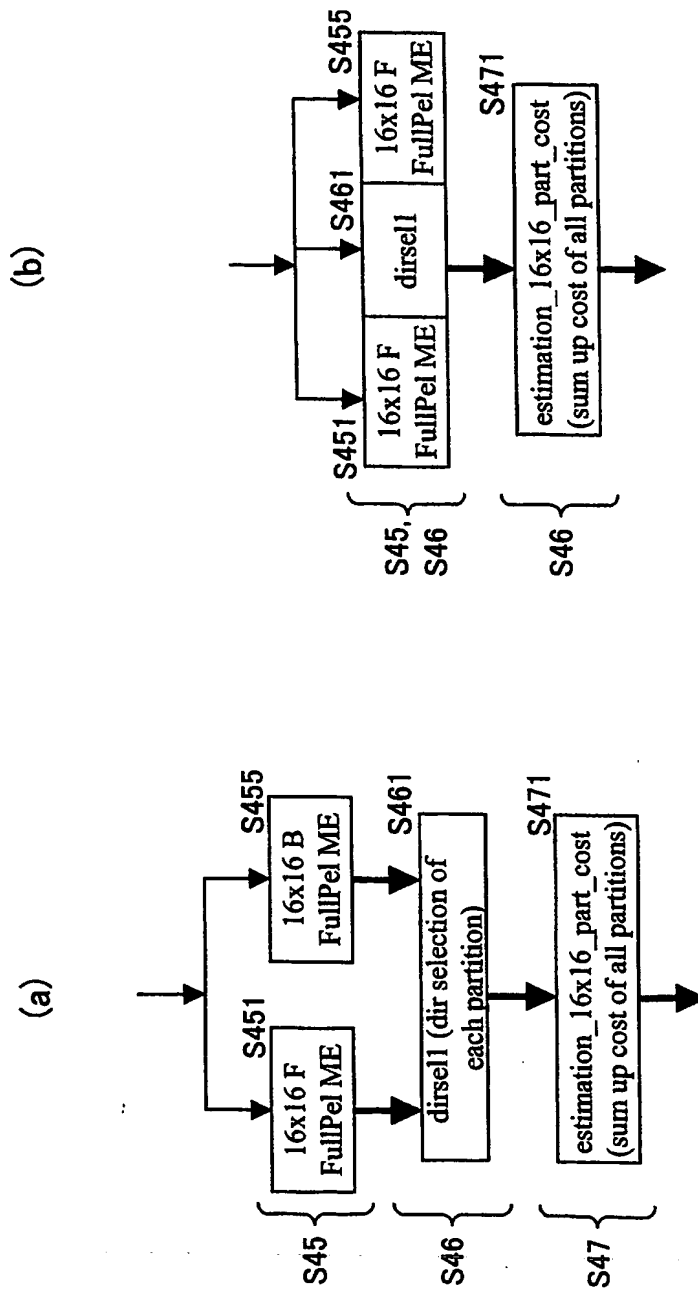
【図 3】



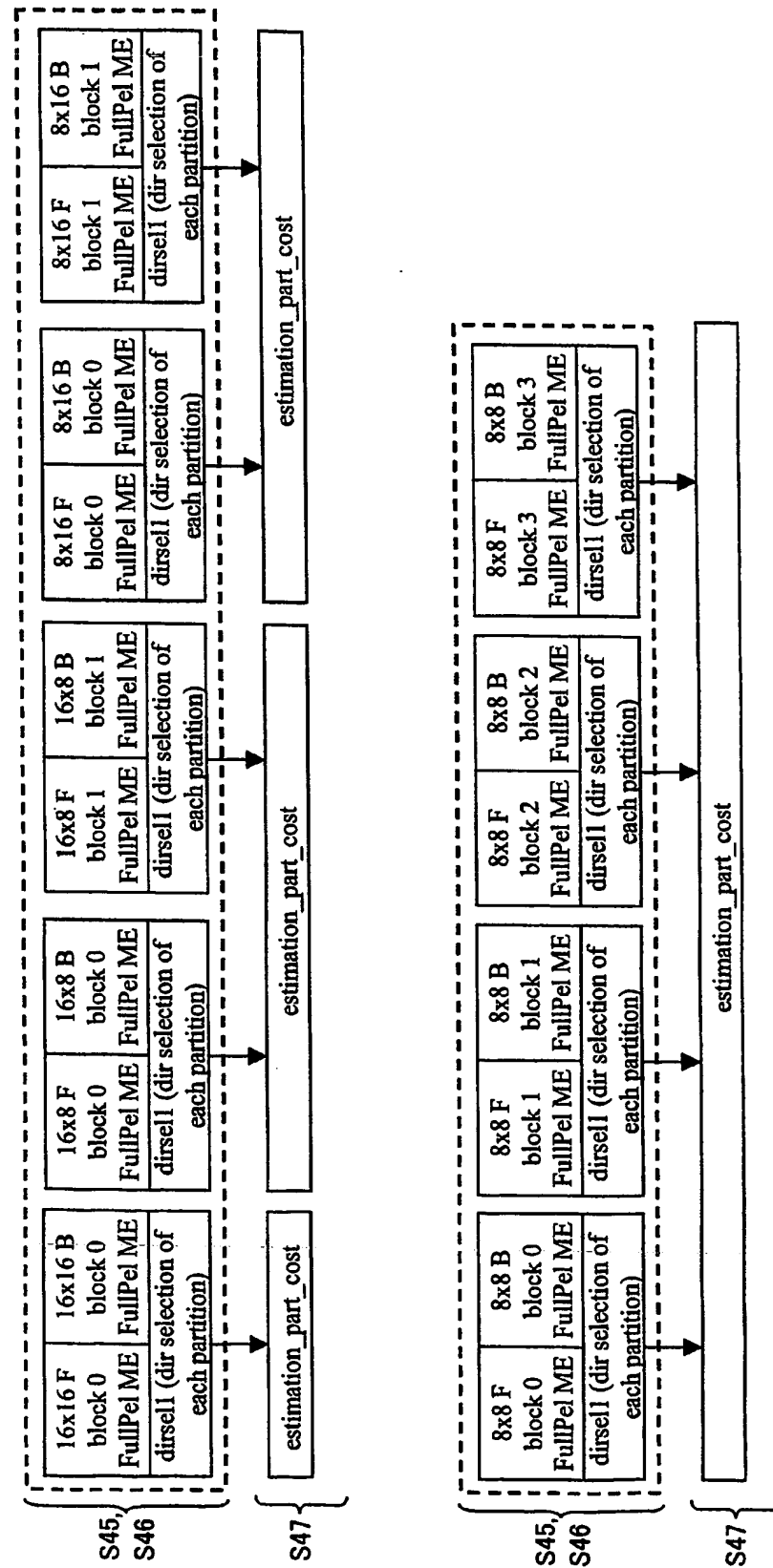
【図 4】



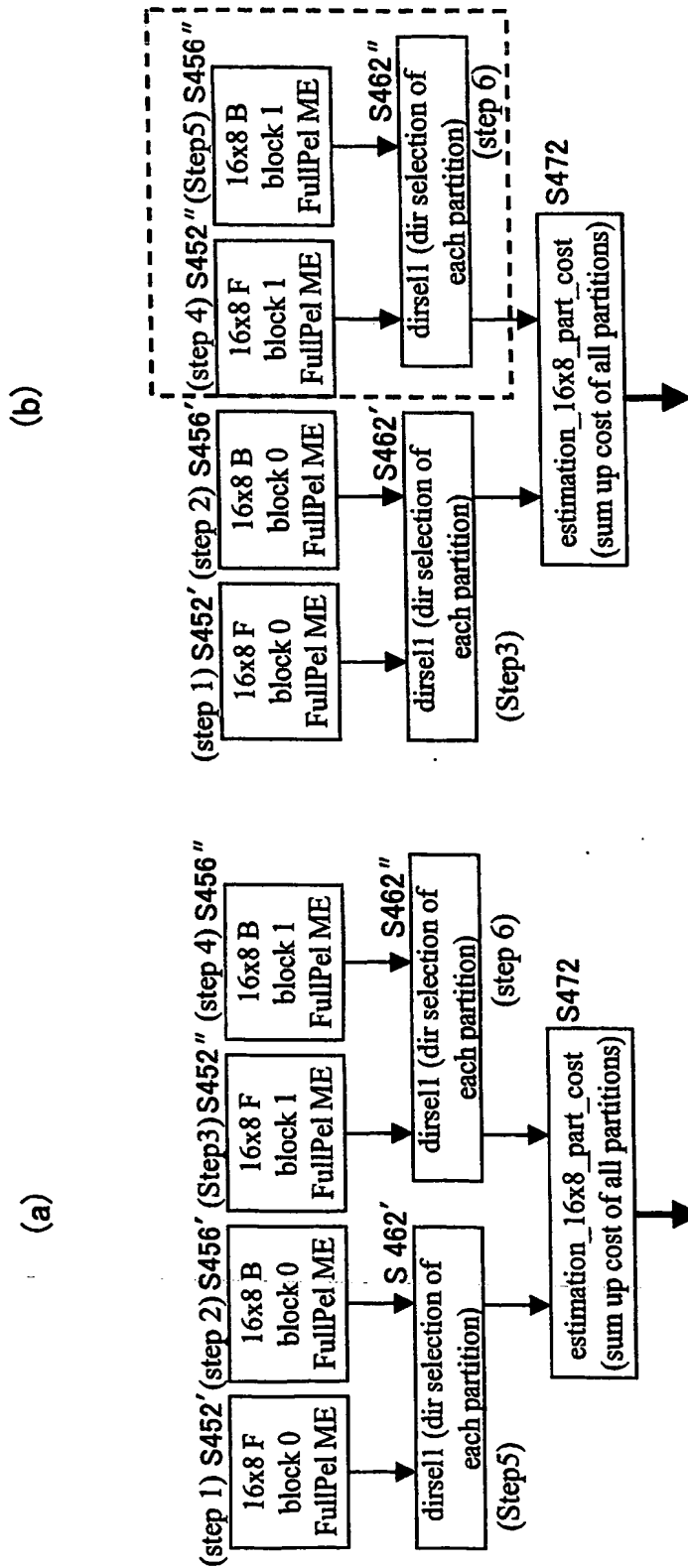
【図 5】



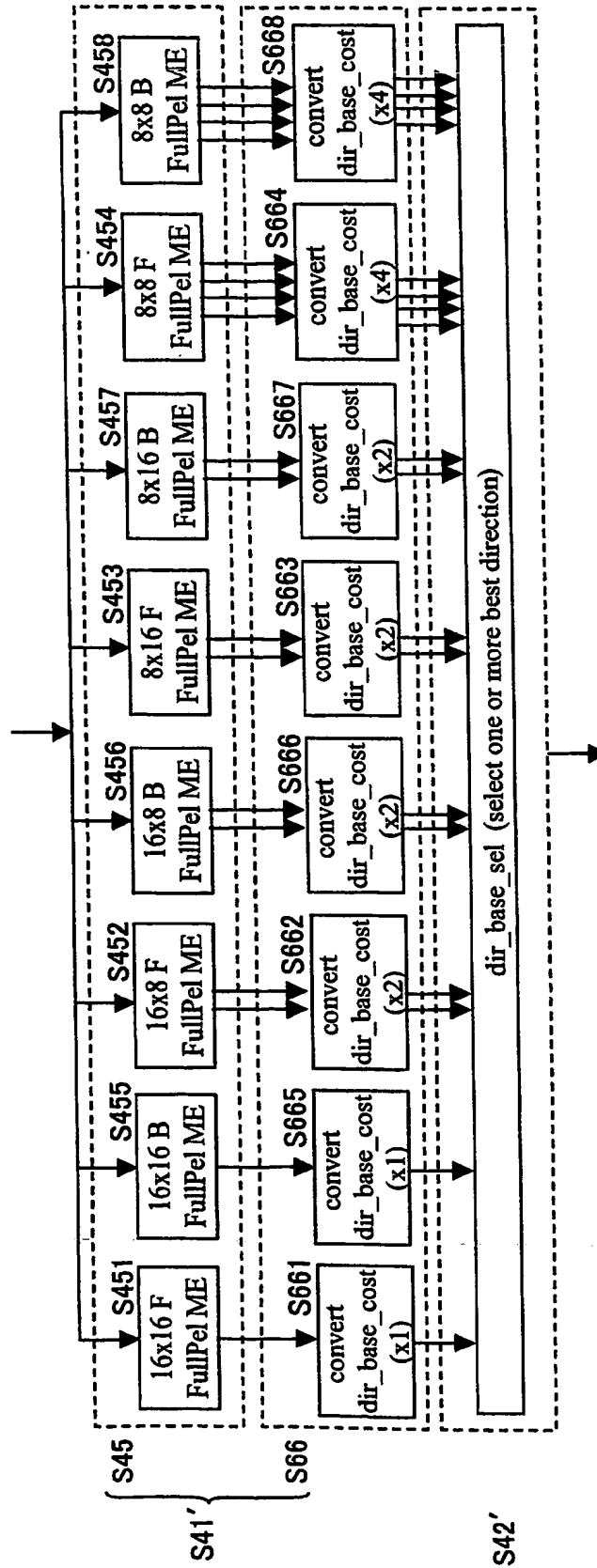
【図 6】



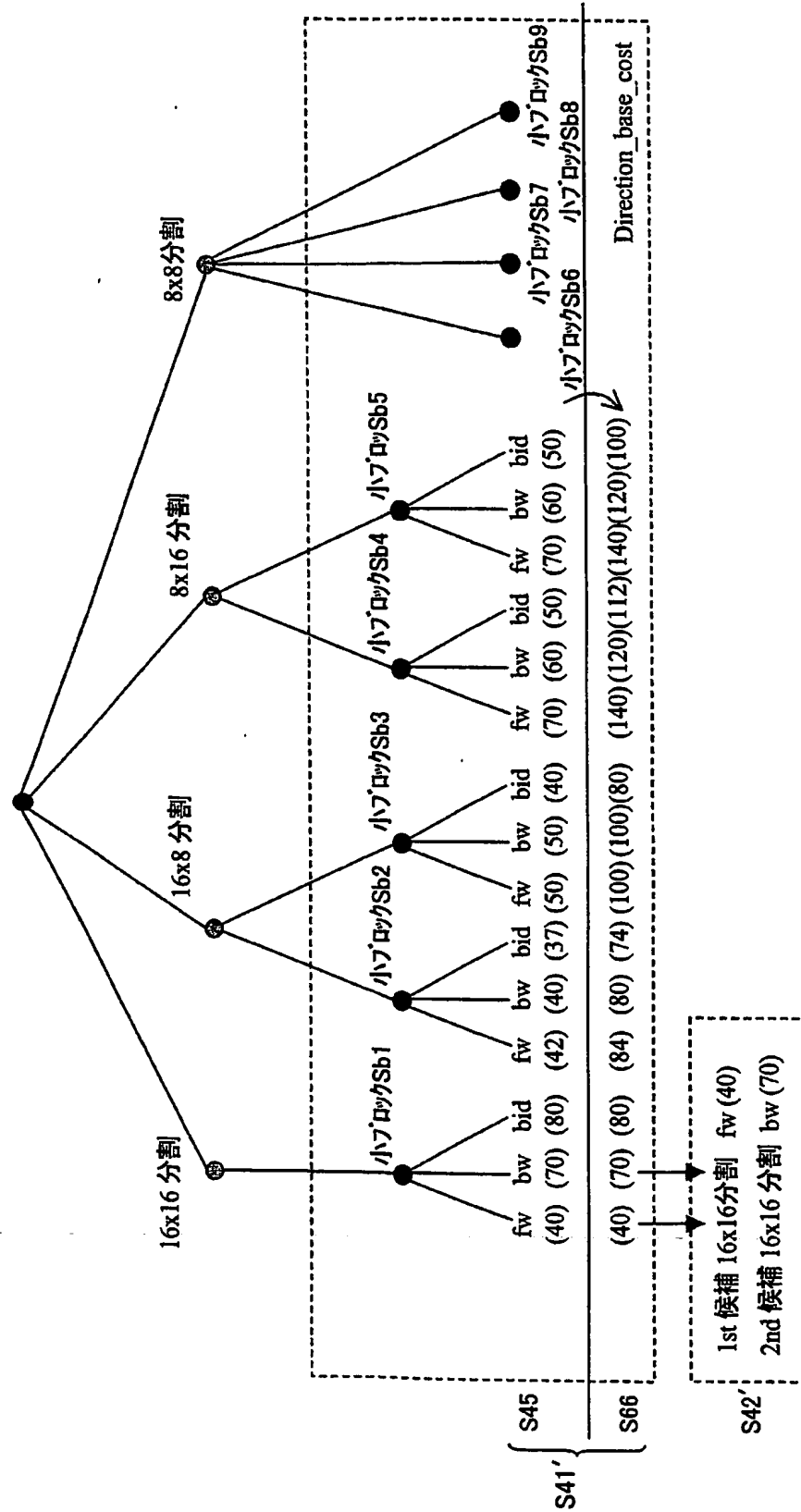
【図 7】



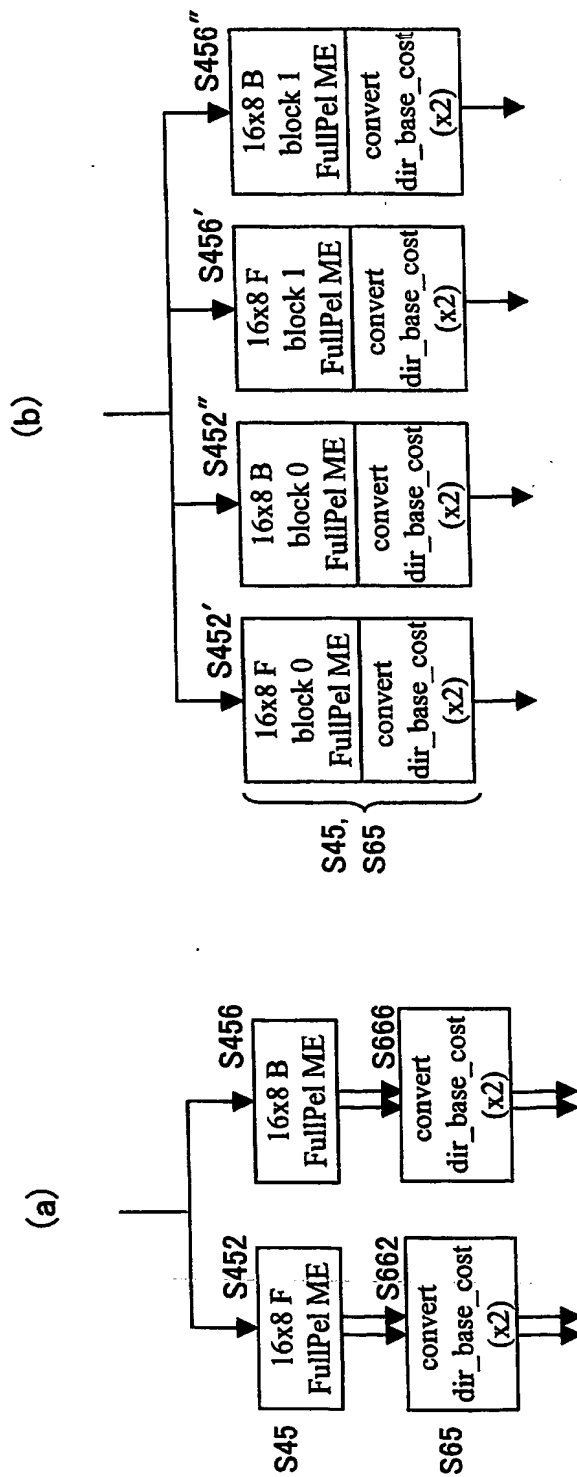
【図 8】



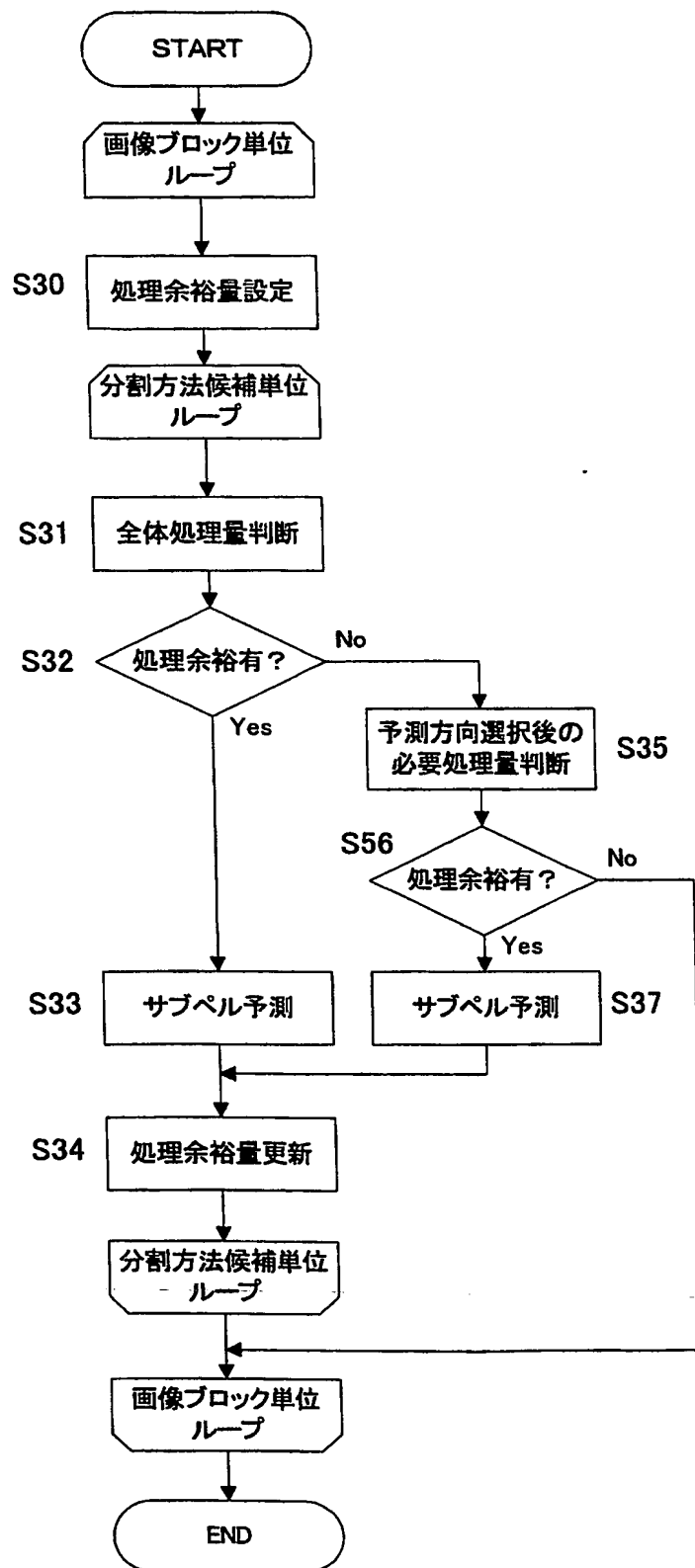
【図 9】



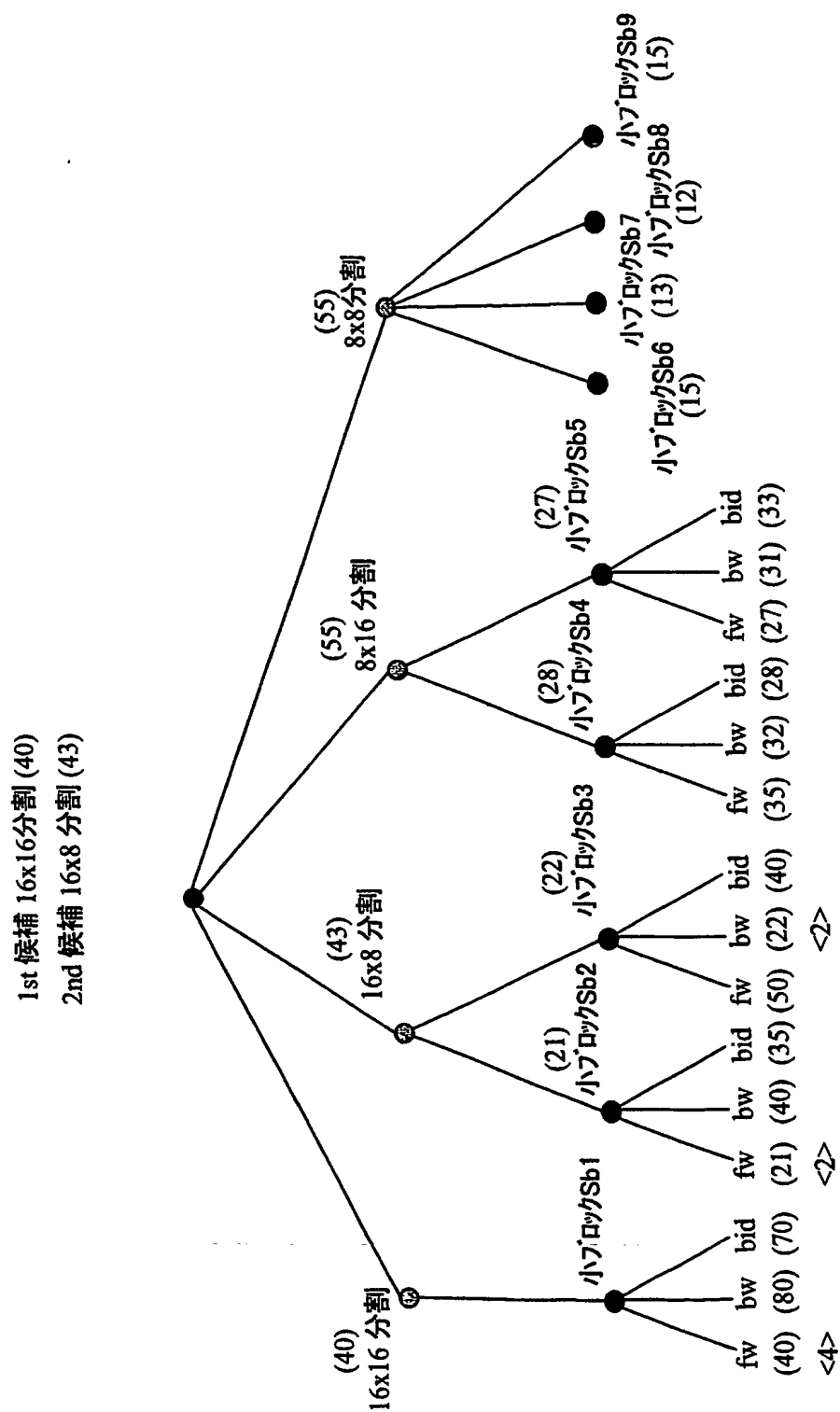
【図 10】



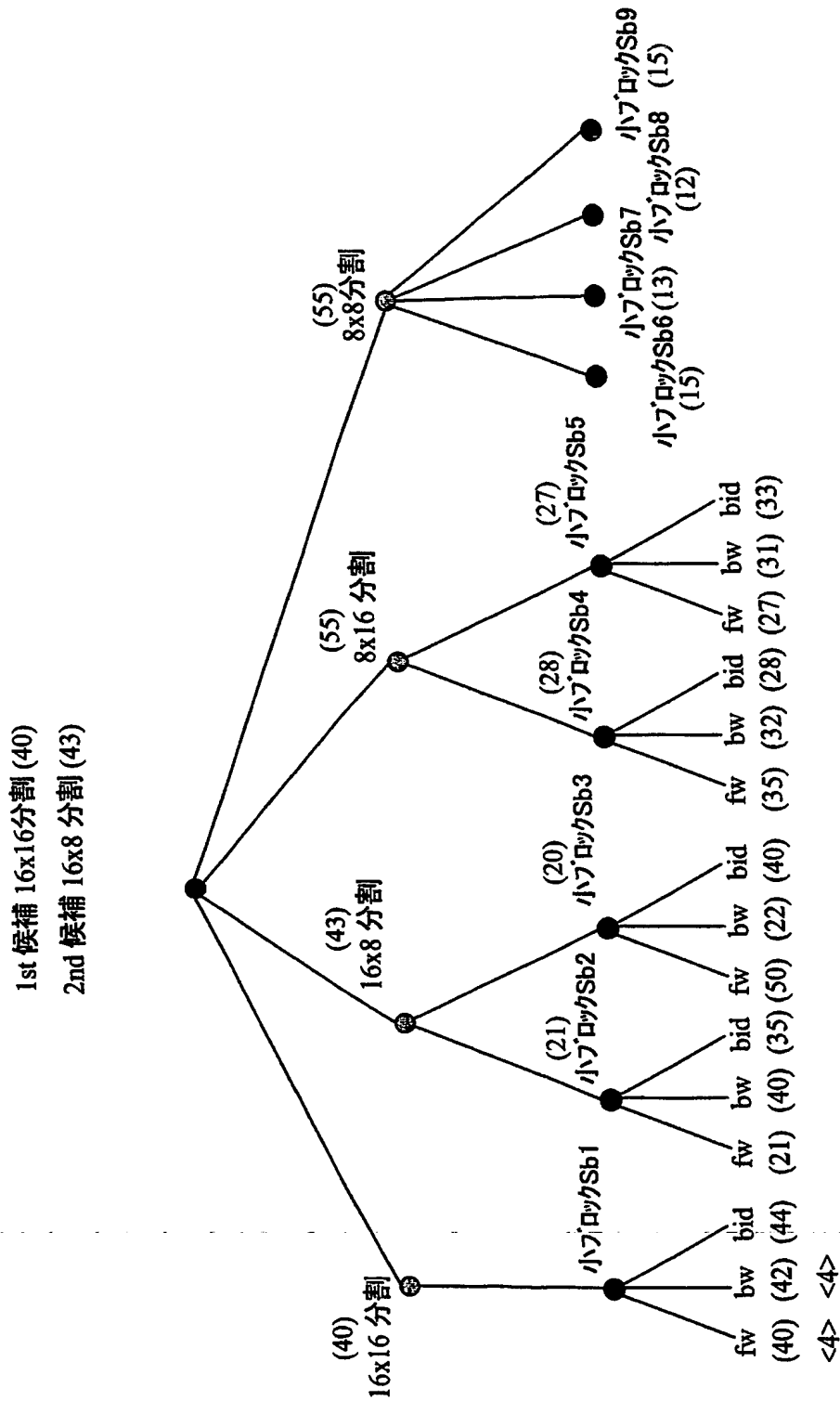
【図 11】



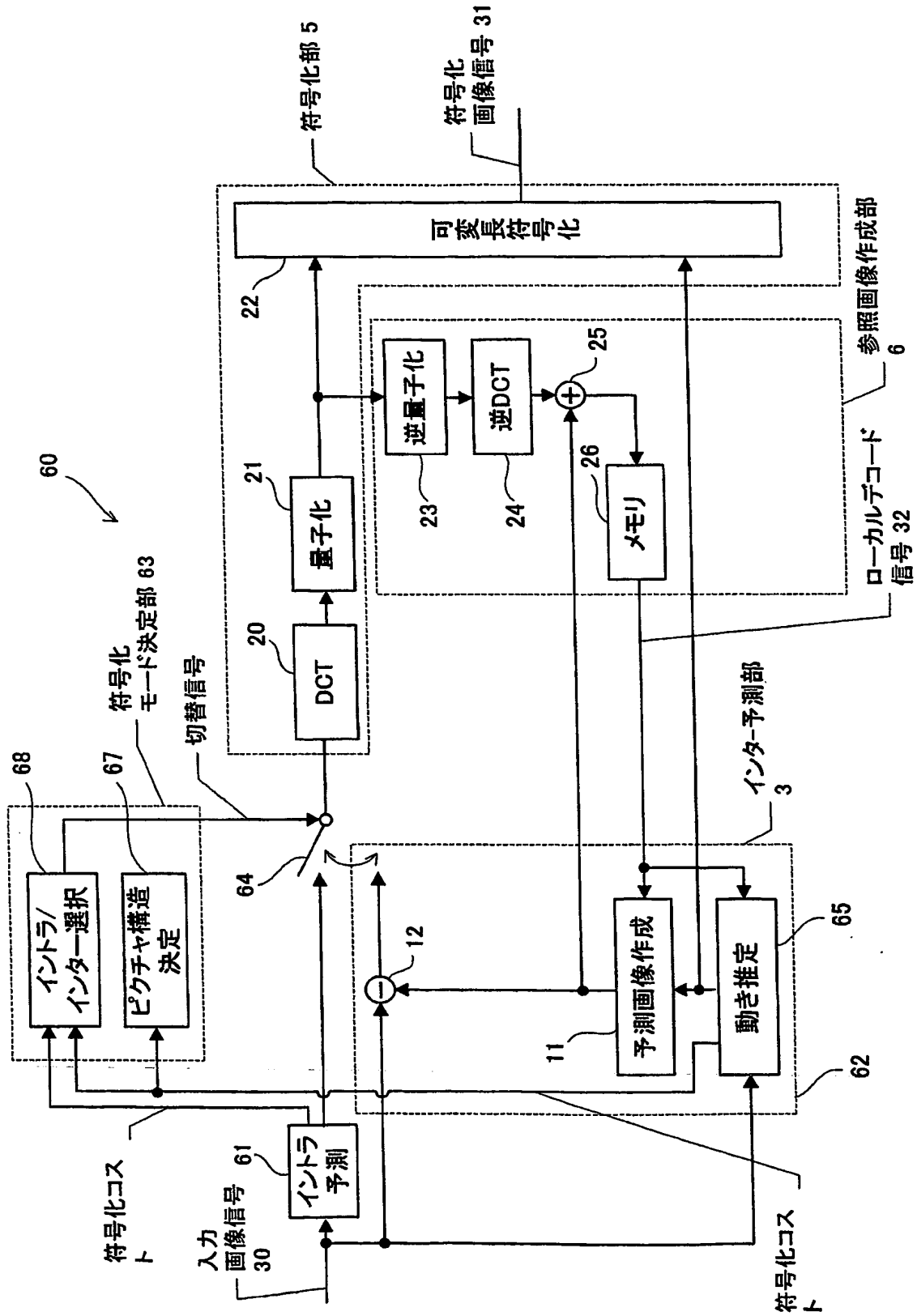
【図 12】



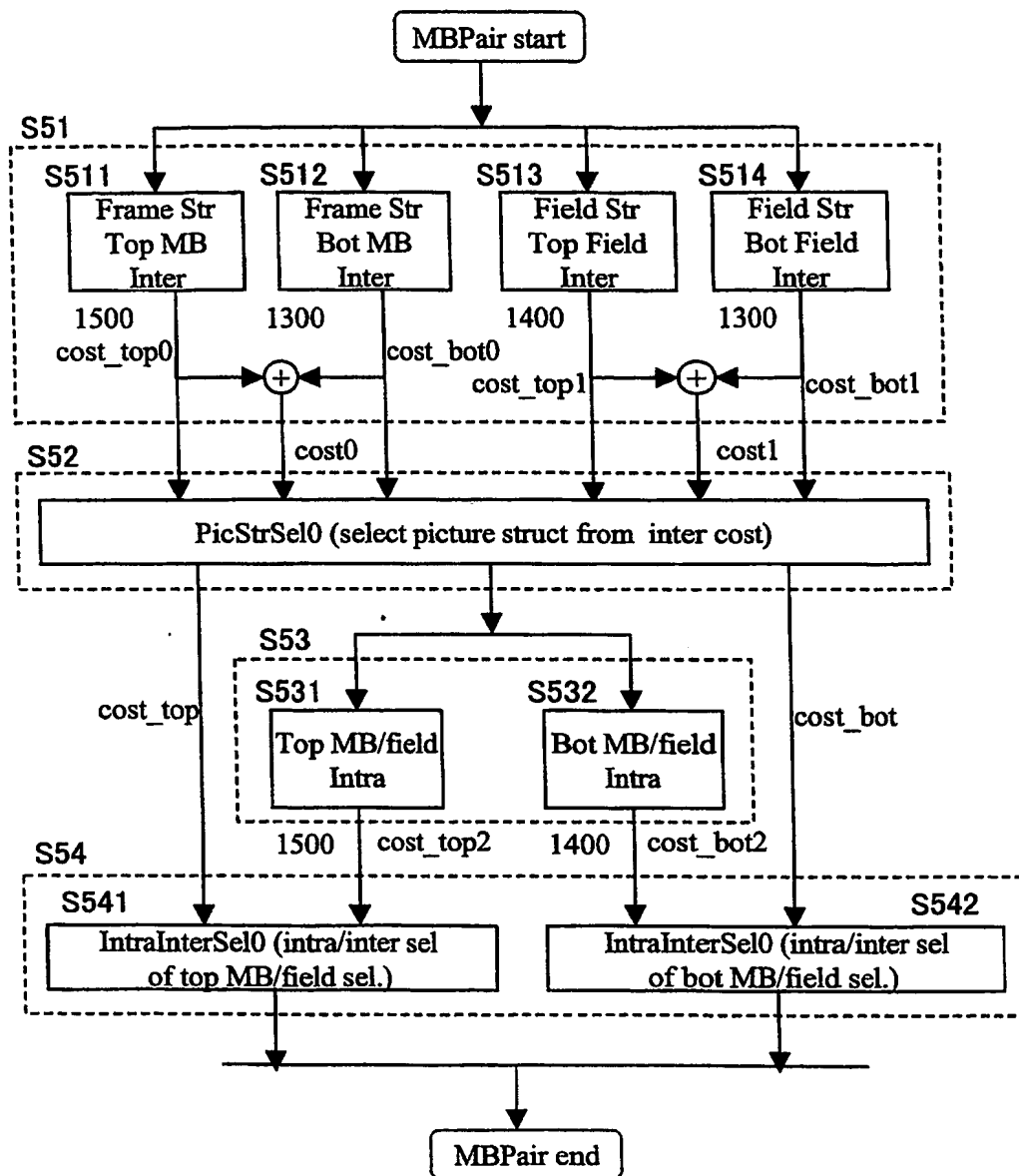
【図 13】



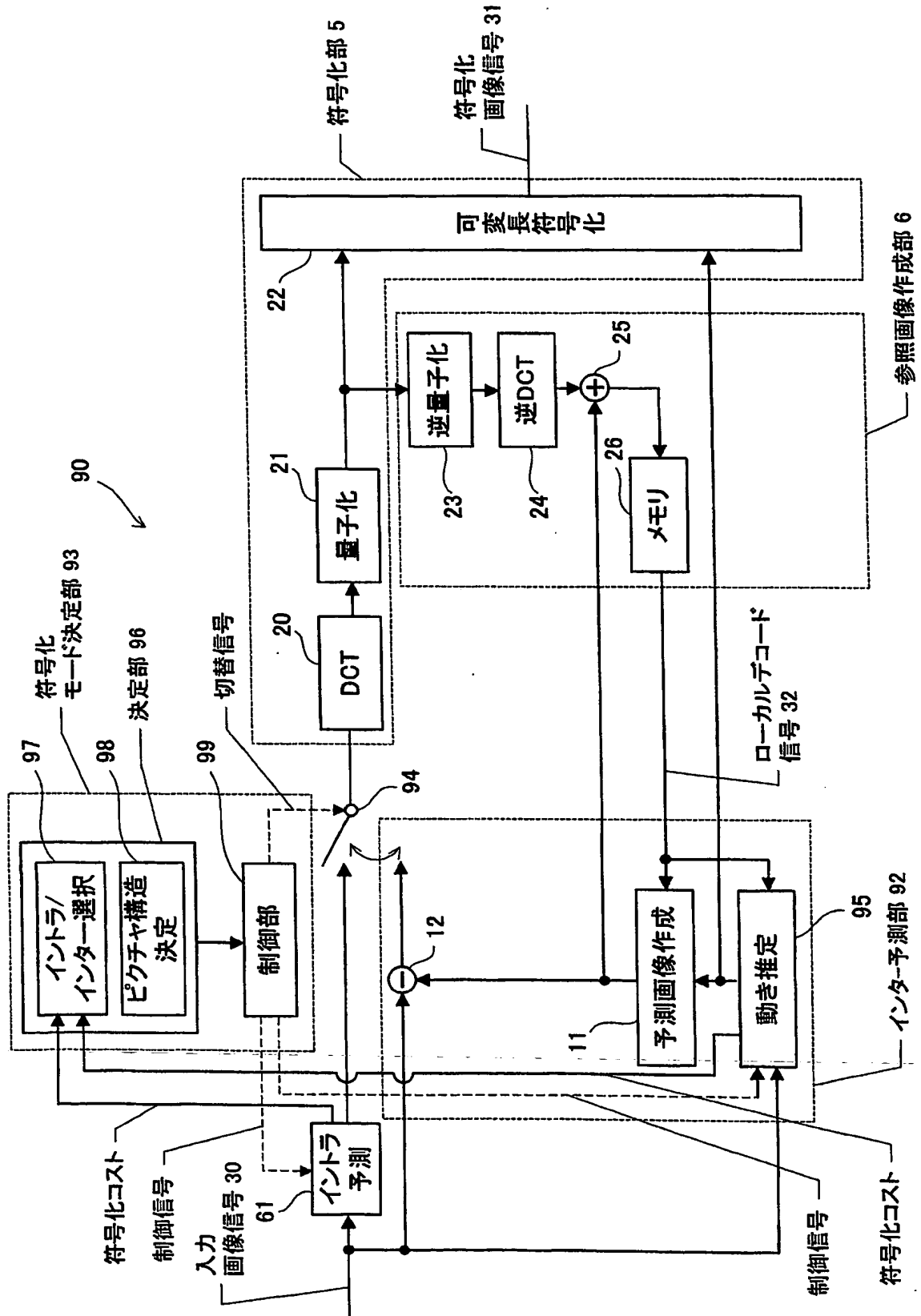
【図 14】



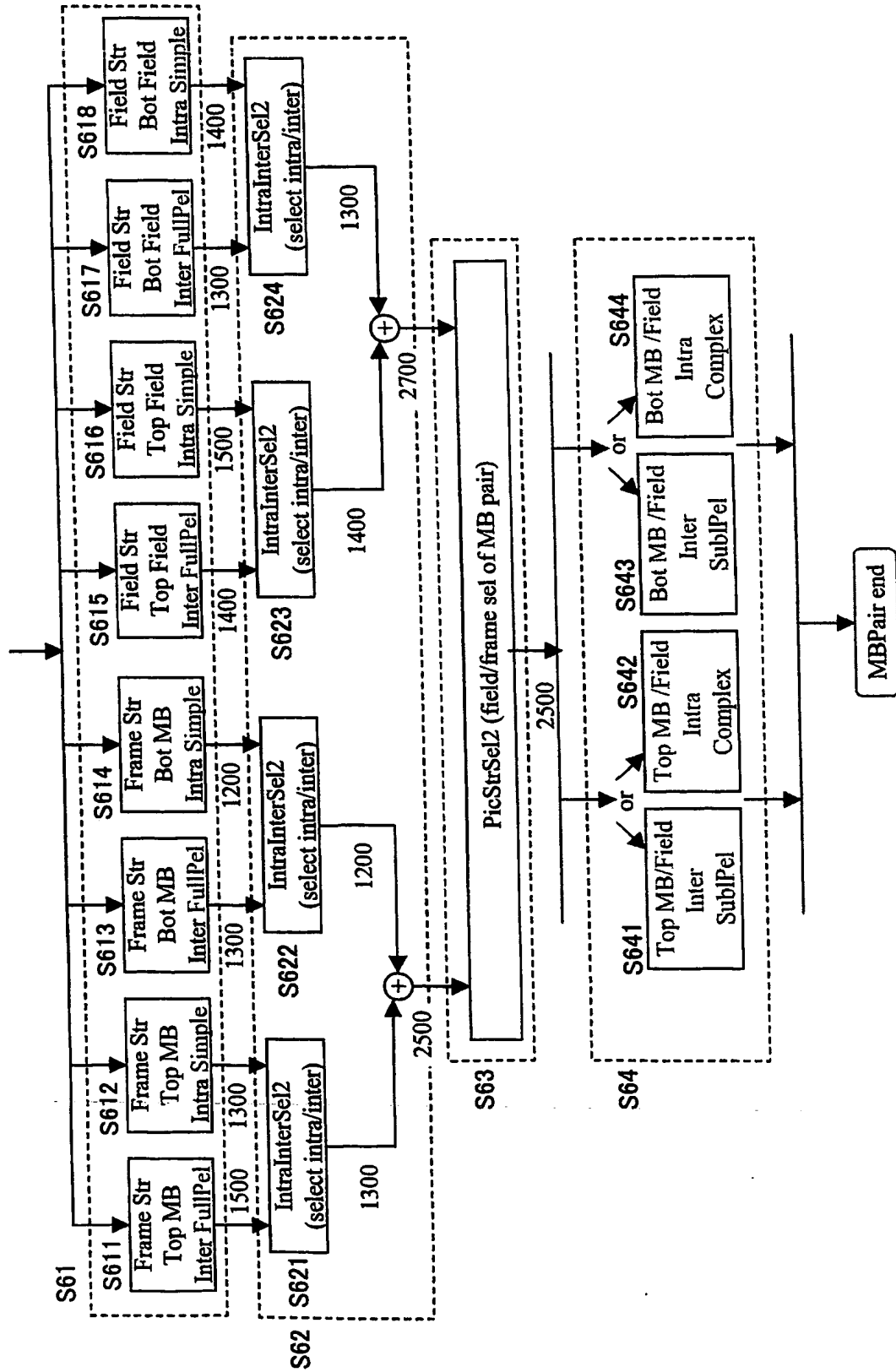
【図 15】



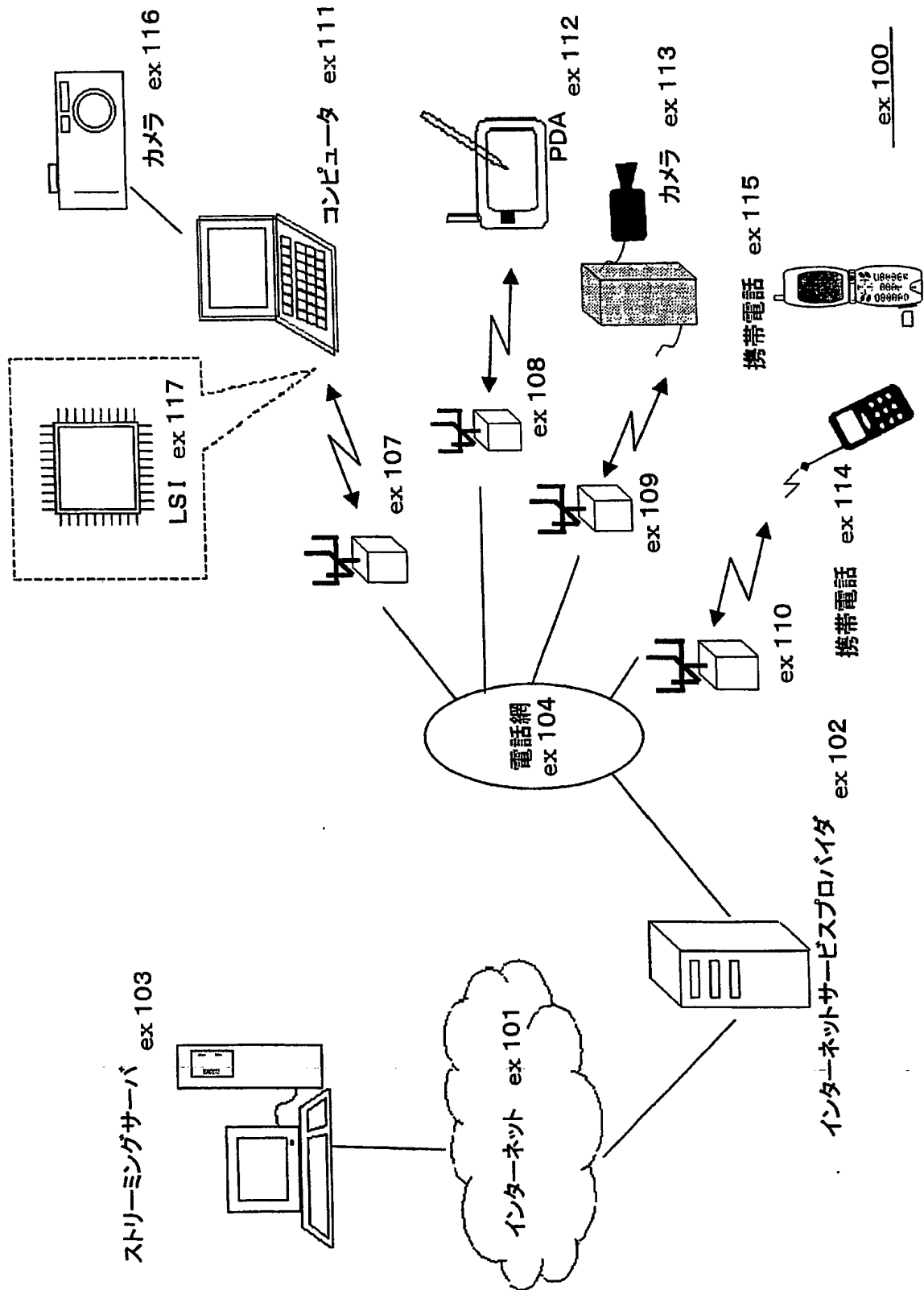
【図 16】



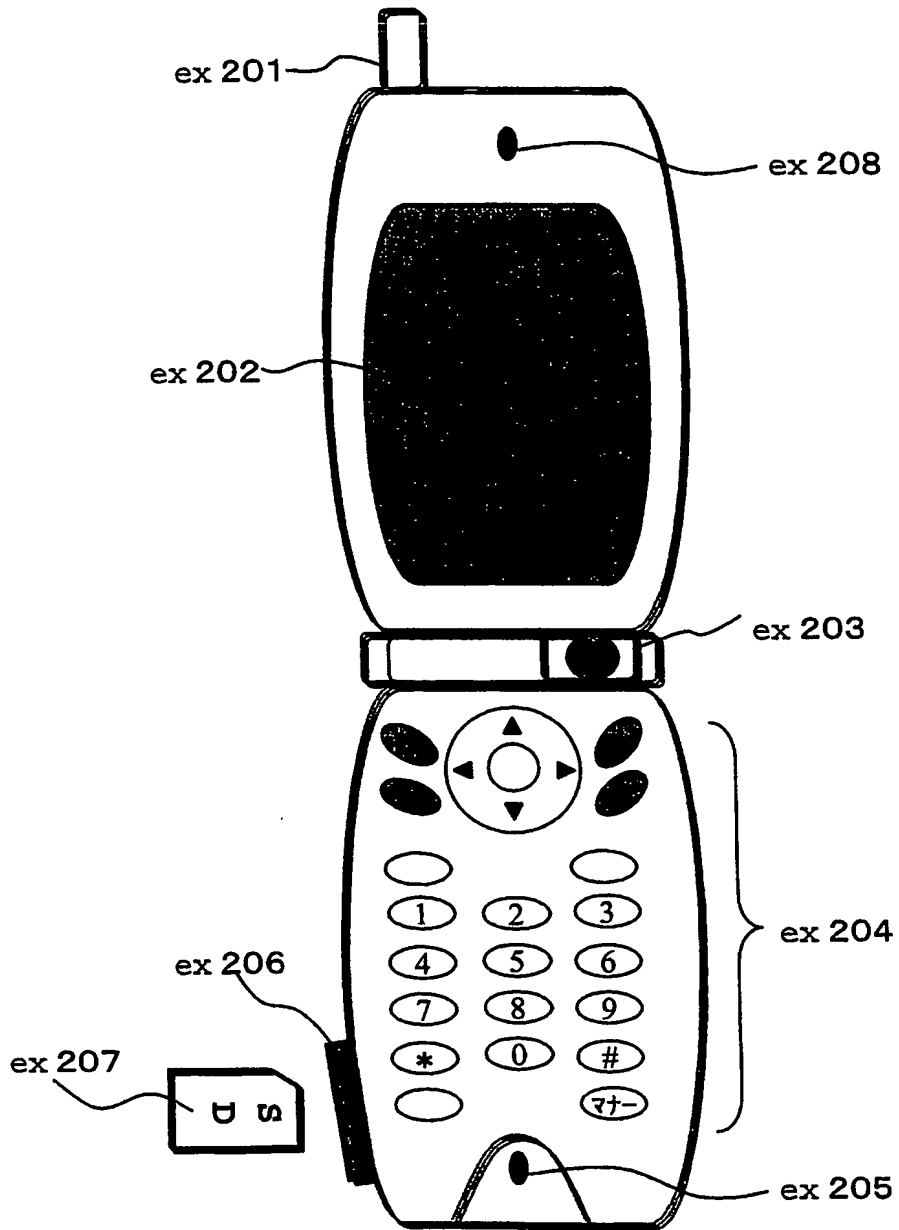
【図 17】



【図18】

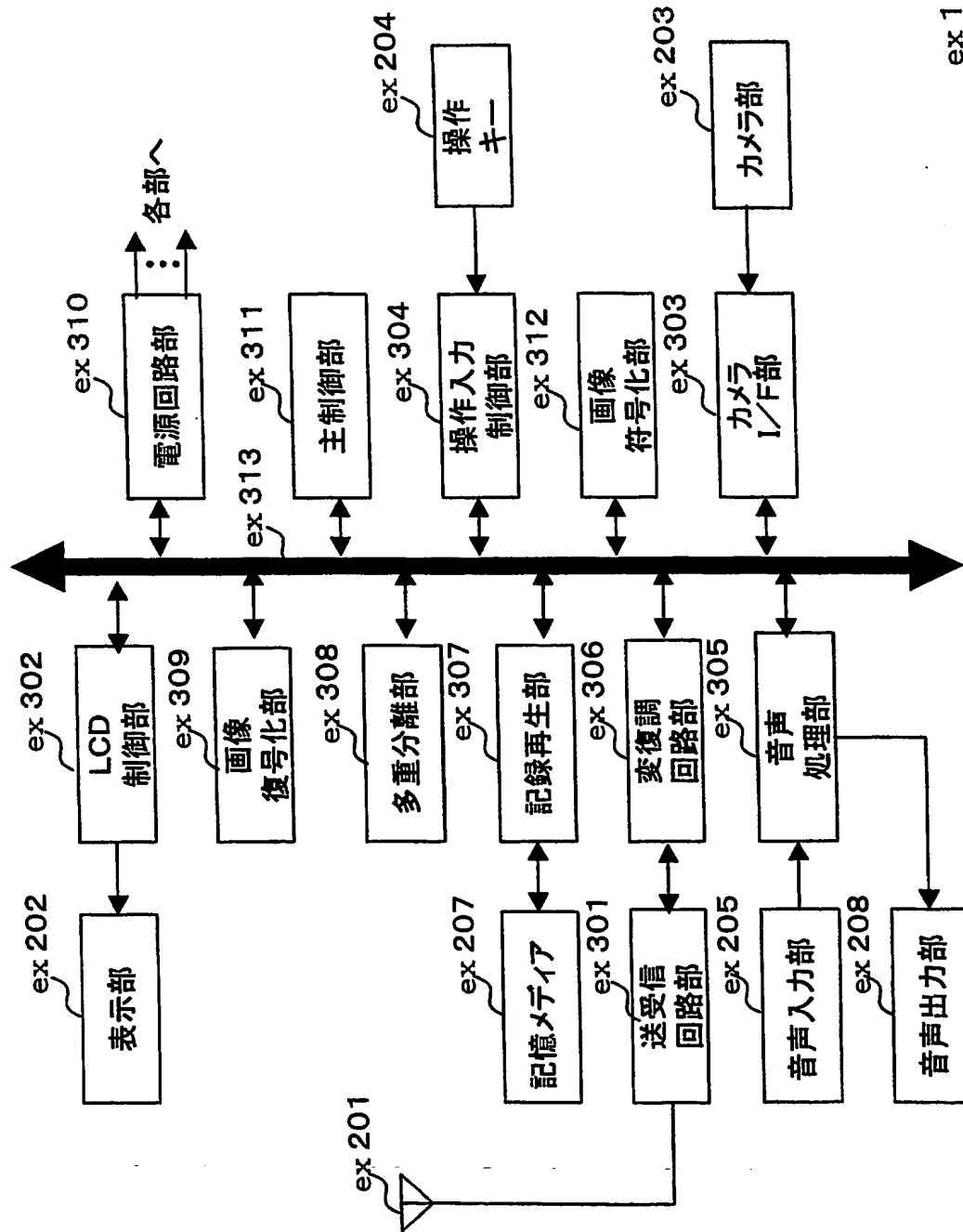


【図 19】



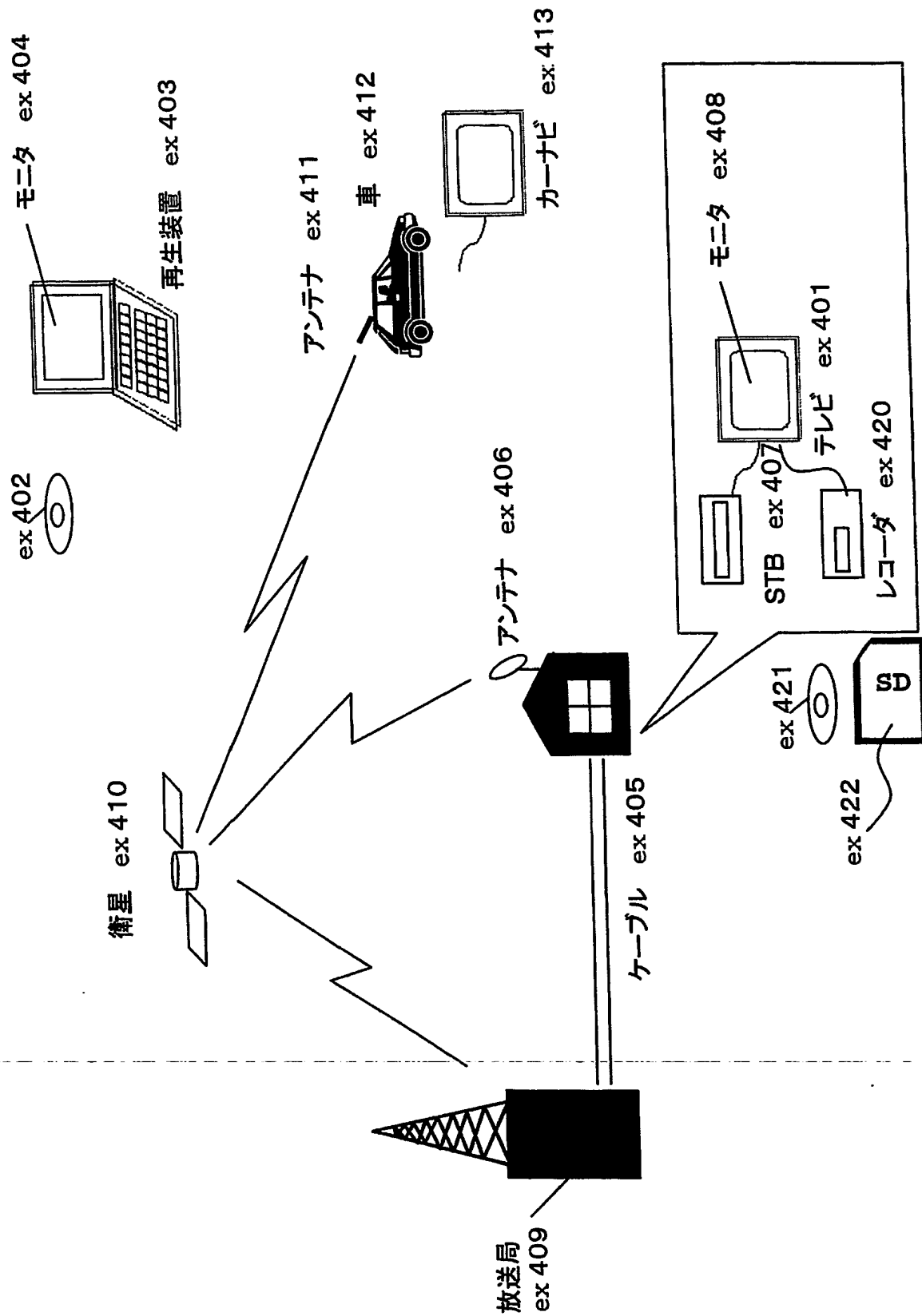
ex 115

【図 20】

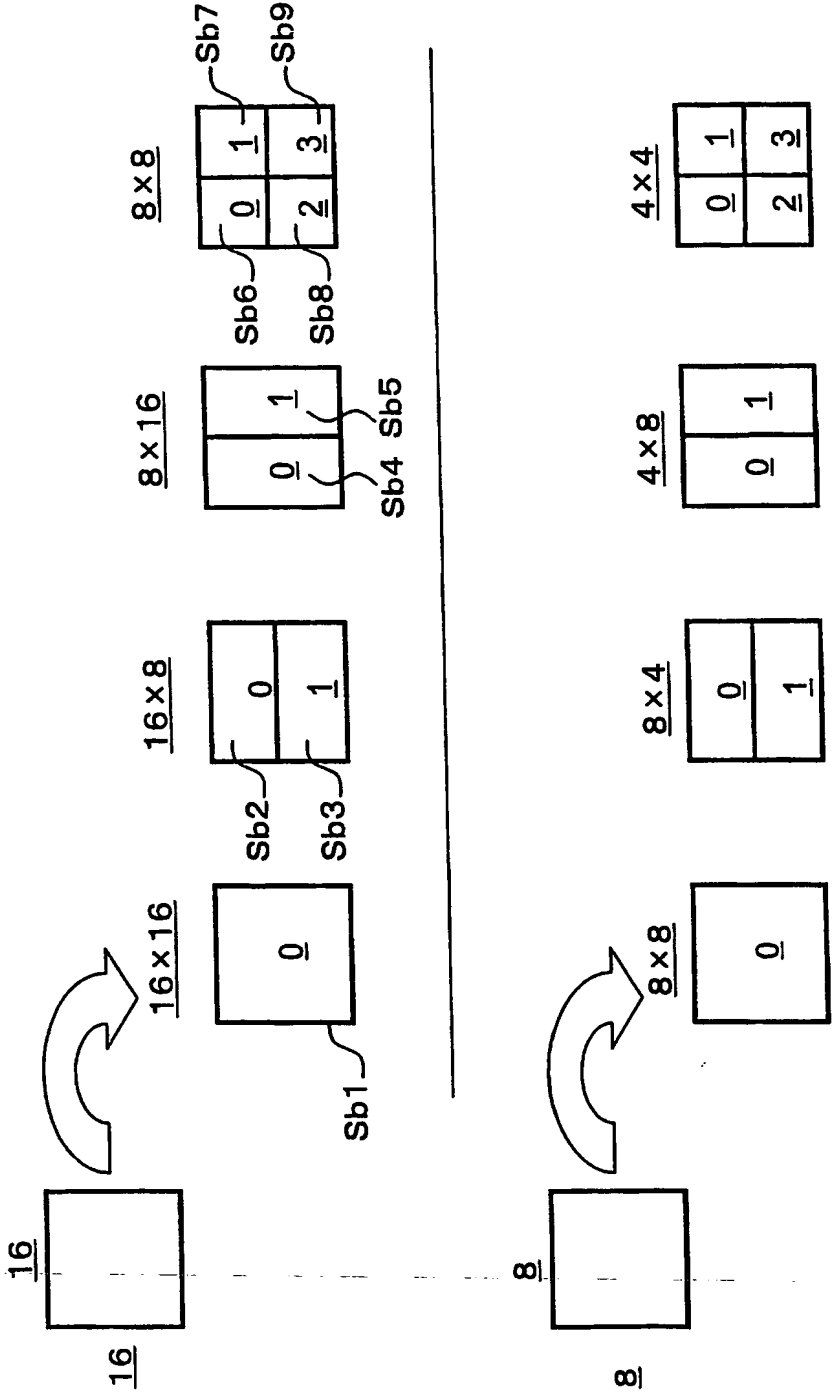


ex 115

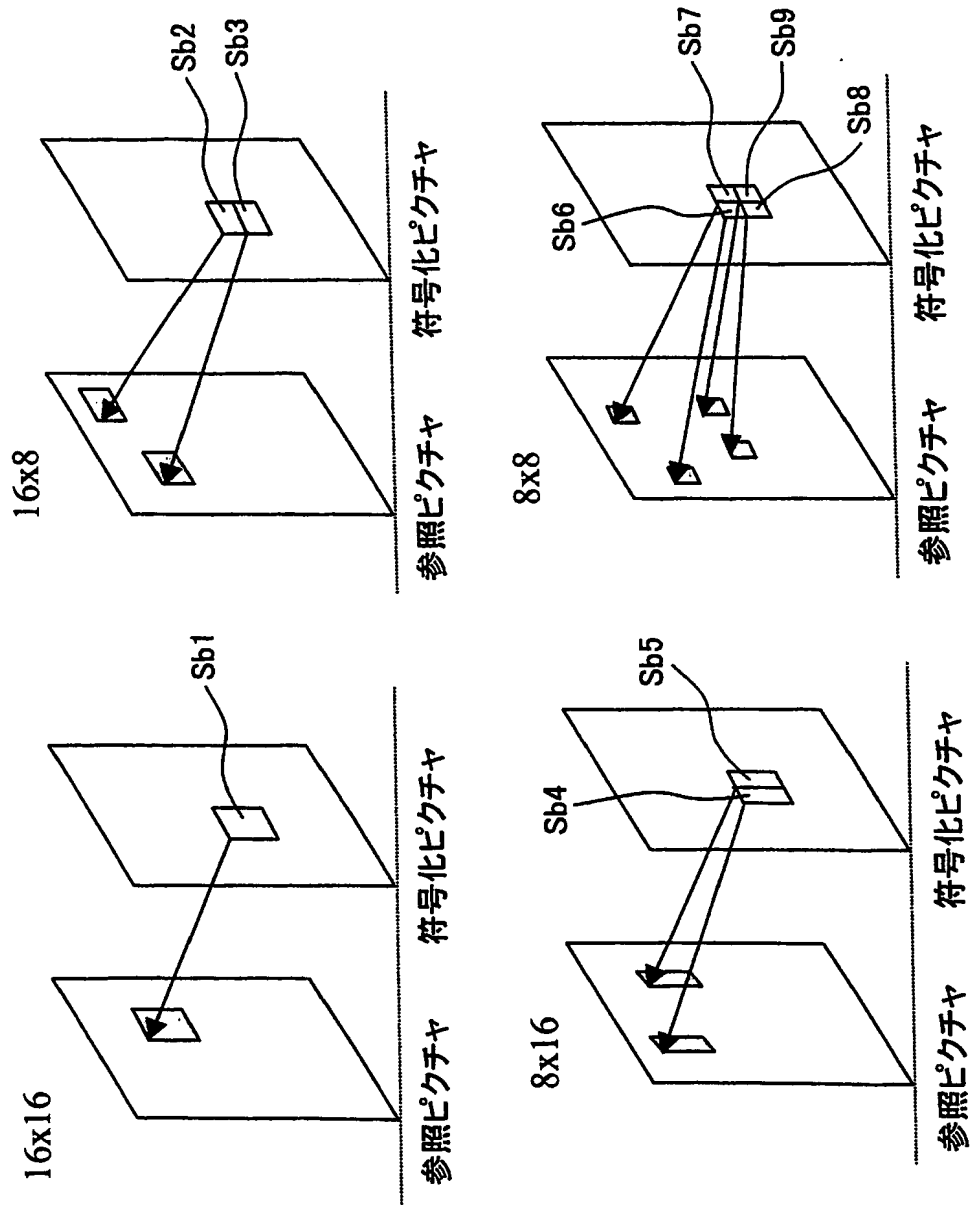
【図 21】



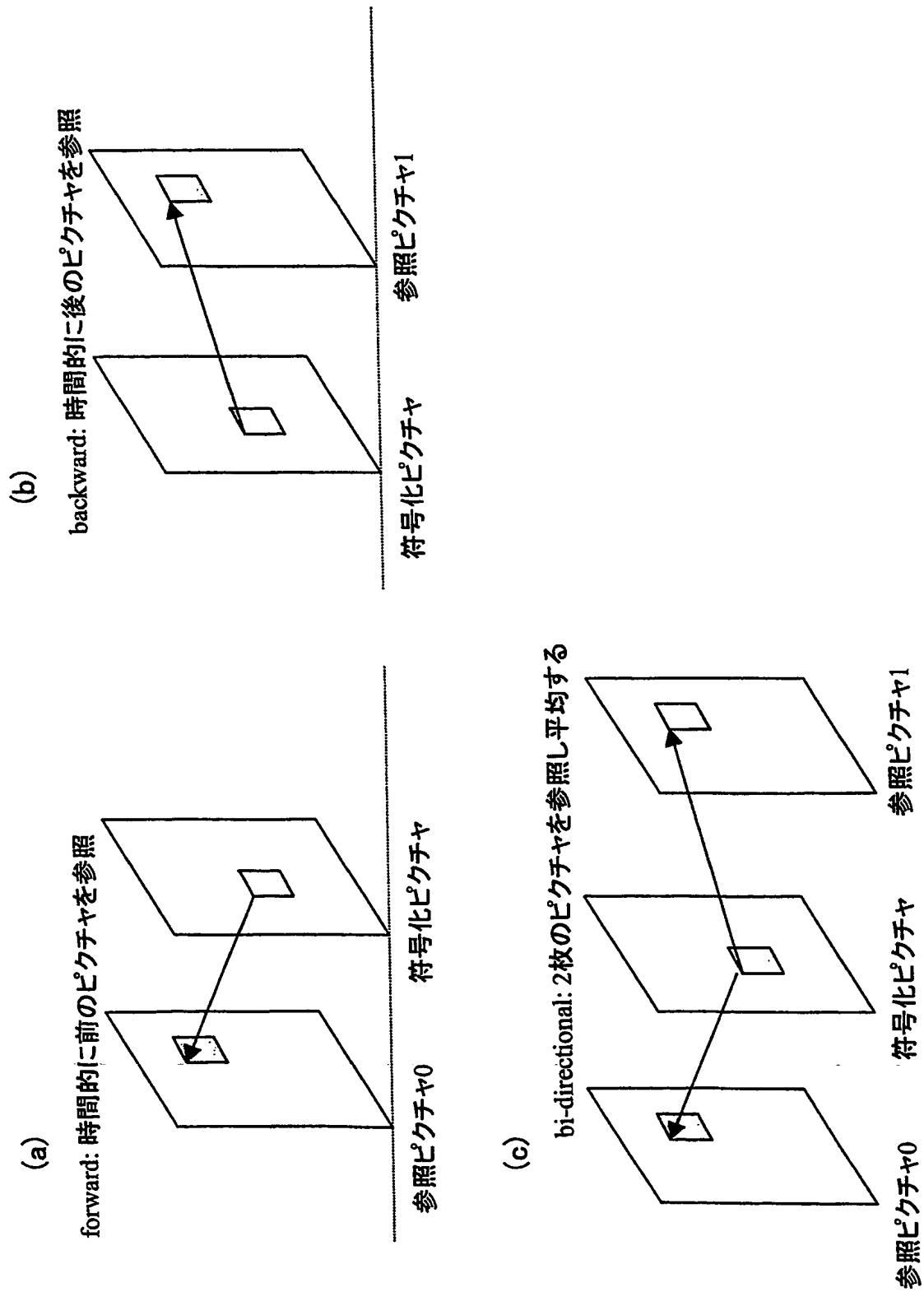
【図 22】



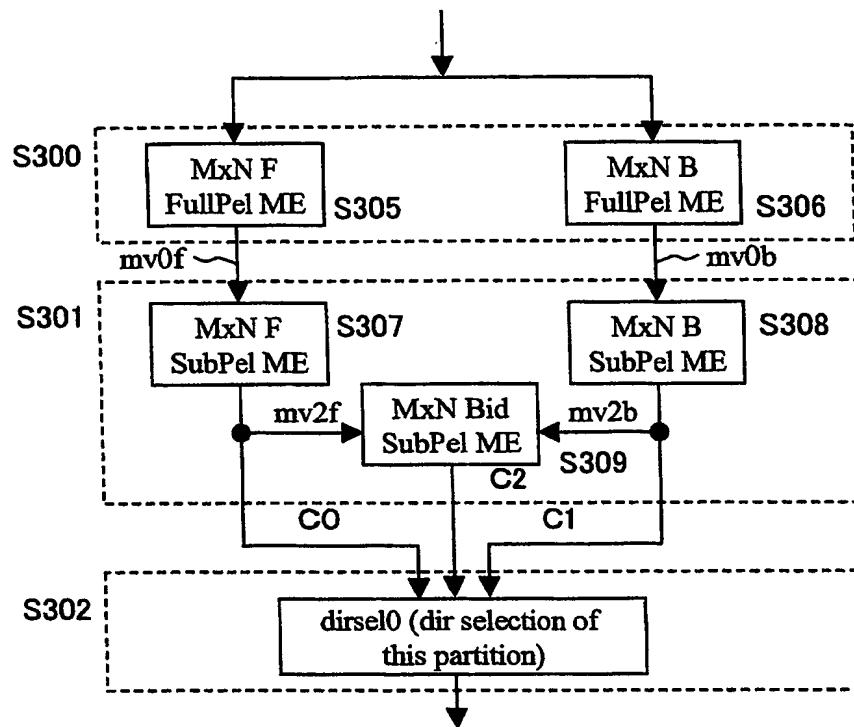
【図 23】



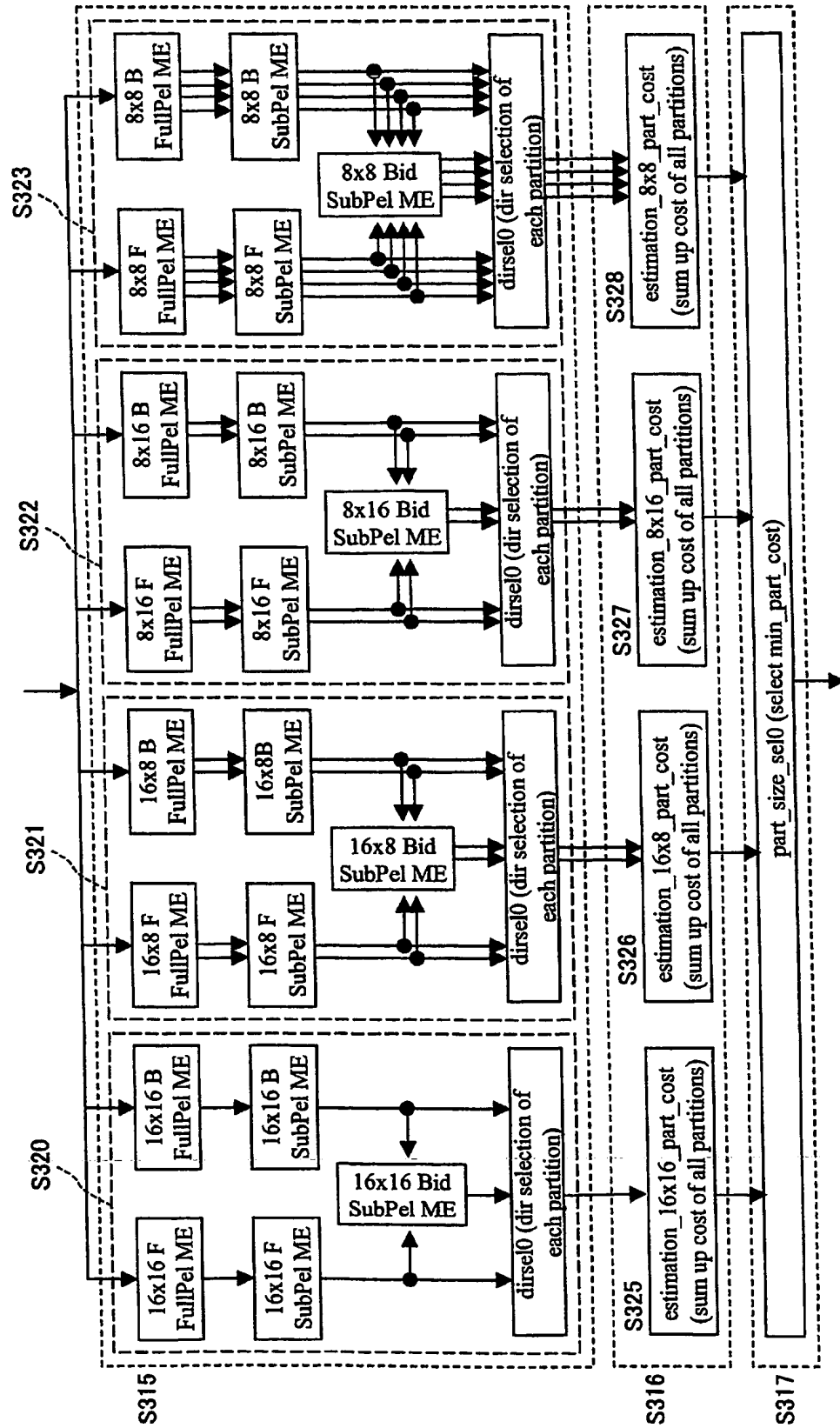
【図 24】



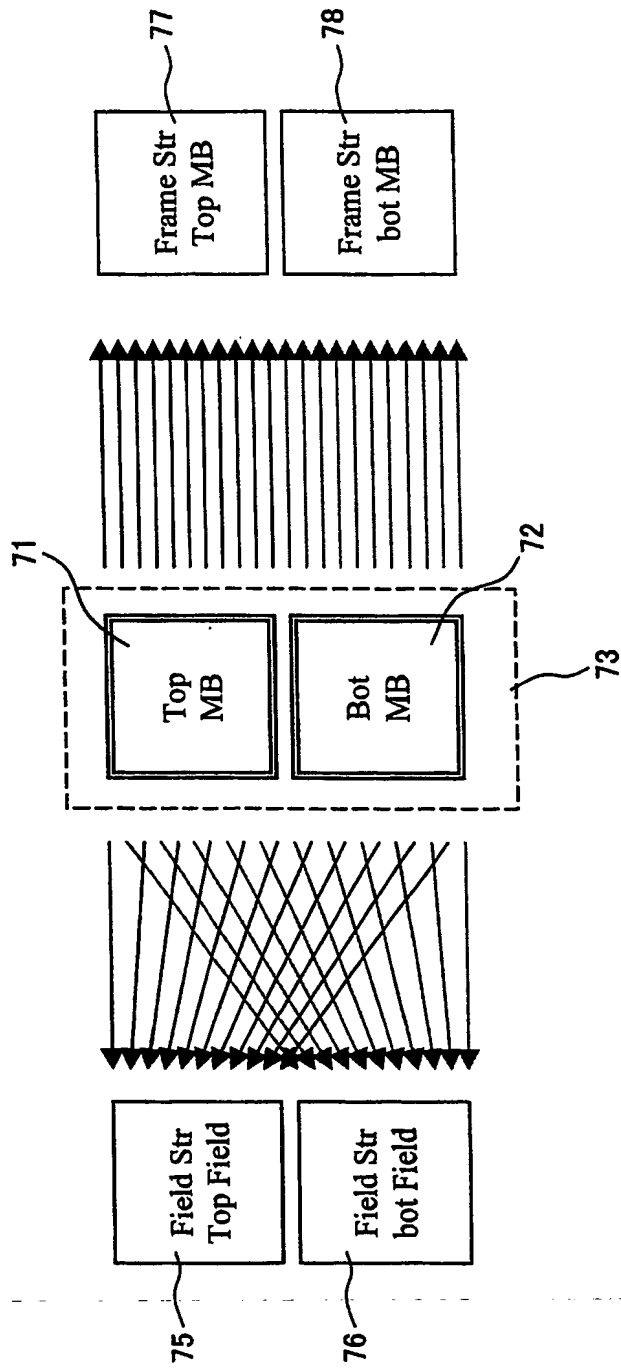
【図 25】



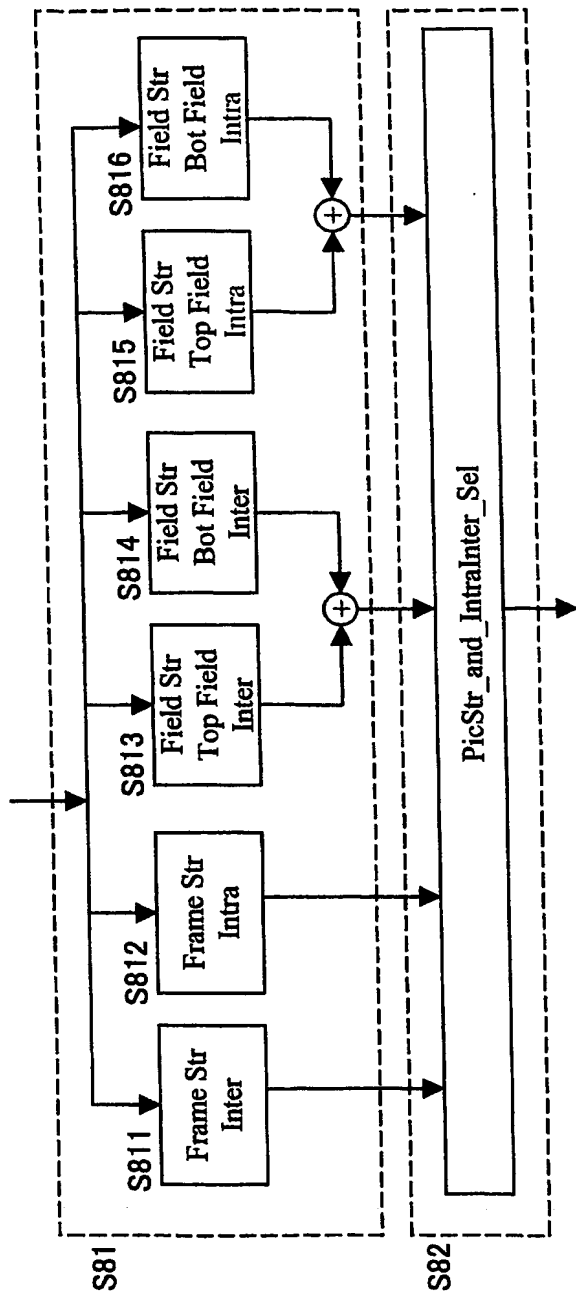
【図 26】



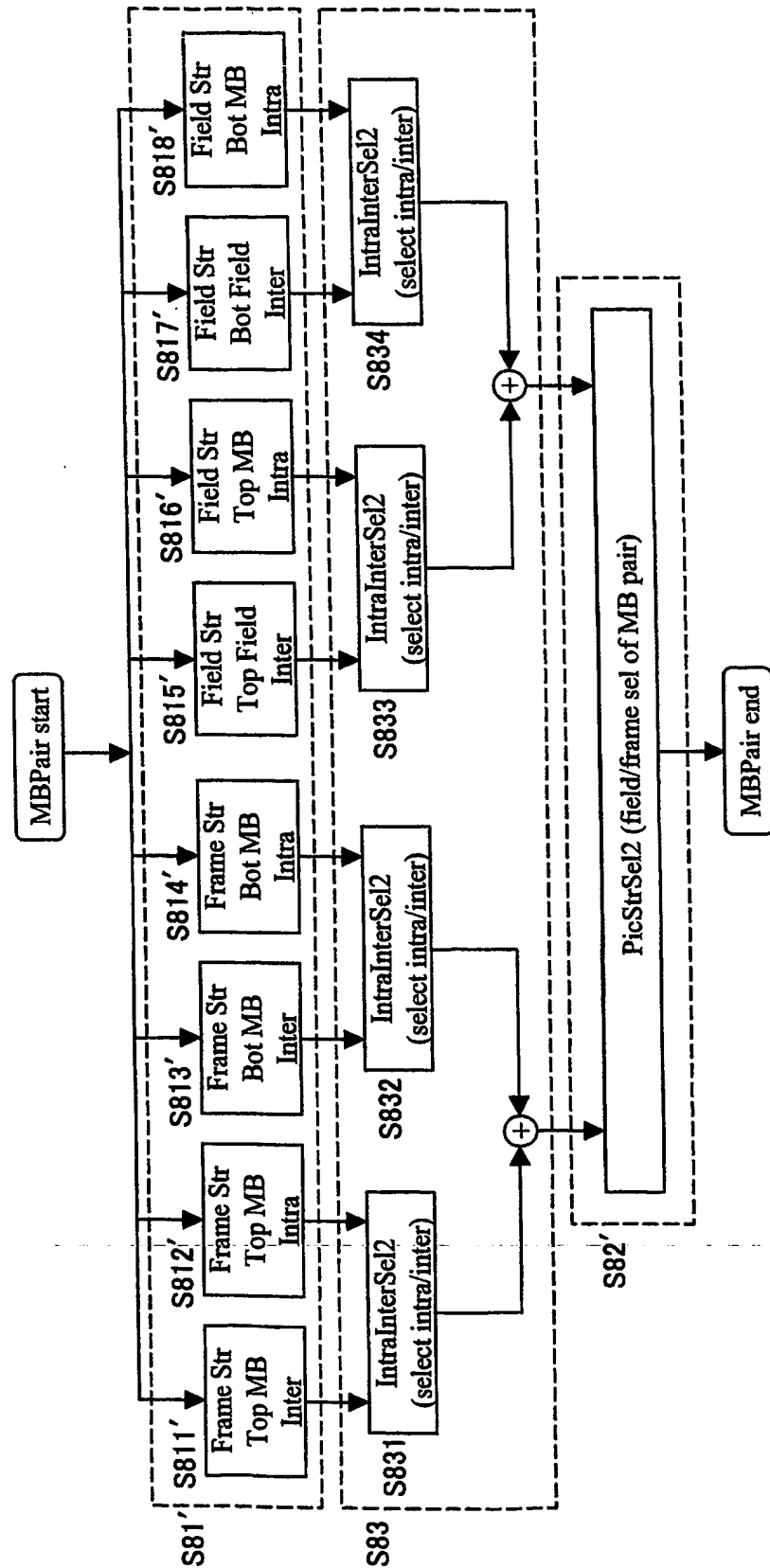
【図 27】



【図 28】



【図 29】



【書類名】要約書**【要約】**

【課題】 より少ない処理量で適切な符号化モードの選択を可能とさせる符号化モード決定装置を提供する。

【解決手段】 この符号化モード決定装置は、画像ブロックの符号化モードを複数候補の中から1つに決定する装置である。フルペル予測ステップS41は、各符号化モードの分割方法によってそれぞれ得られる画像ブロックのパーティションである小ブロックに対する整数画素精度の動き推定に基づいて、各符号化モードの符号化コストを導出する。分割方法候補選択ステップS42は、ステップS41によって導出された符号化コストに基づいて、複数の符号化モードの分割方法候補から一部の分割方法候補を選択する。サブペル予測ステップS43は、一部の分割方法候補の少なくとも一部の分割方法候補によって得られる小ブロックに対する非整数画素精度の動き推定に基づいて、各分割方法候補の符号化コストを導出する。分割方法決定ステップS44は、ステップS43によって導出された符号化コストに基づいて、画像ブロックの分割方法を決定する。

【選択図】 図2

特願 2 0 0 3 - 2 7 8 6 9 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社